

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

概述

MAX5800/MAX5801/MAX5802双通道、低功耗、8/10/12位电压输出数模转换器(DAC)带有输出缓冲器和2.048V、2.500V或4.096V可选择基准。MAX5800/MAX5801/MAX5802采用2.7V至5.5V宽电压范围供电，具有极低功耗(1.5mW)，适用于大多数低压应用。外部精密基准输入用于支持满幅工作，对外部基准具有100kΩ(典型值)的等效负载阻抗。

MAX5800/MAX5801/MAX5802采用I²C兼容、2线接口，可在高达400kHz时钟速率下工作。DAC输出带有缓冲，提供每通道小于250μA的低电源电流以及±0.5mV(典型值)的低失调误差。上电时，MAX5800/MAX5801/MAX5802将DAC输出复位至零，为系统提供附加保护，尤其适合电磁阀或其它需要在上电时置于关闭状态的传感器。内部基准在初始上电时处于关断状态，允许采用外部基准。MAX5800/MAX5801/MAX5802采用软件LOAD命令控制同时更新输出。

清零逻辑输入(CLR)允许异步清除CODE和DAC寄存器的内容，并将DAC输出置零。MAX5800/MAX5801/MAX5802采用小型10引脚μMAX®封装以及超小型、10引脚TDFN封装，工作在-40°C至+125°C温度范围。

应用

可编程电压及电流源
 增益与失调调节
 自动调整和光学控制
 功率放大器控制和偏置
 过程控制和伺服环路
 便携式仪表
 数据采集

μMAX是Maxim Integrated Products, Inc.的注册商标。

[订购信息](#)在数据资料的最后给出。

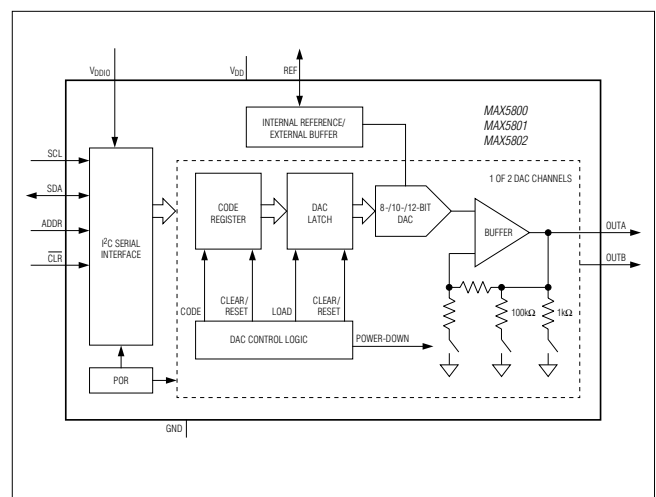
相关型号以及配合该器件使用的推荐产品，请参见：china.maximintegrated.com/MAX5800.related。

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249(北中国区)，10800 152 1249(南中国区)，或访问Maxim的中文网站：china.maximintegrated.com。

优势与特性

- ◆ 双通道高精度DAC
 - ◇ 12位精度，无需调整
 - ◇ ±1 LSB INL，带缓冲电压输出
 - ◇ 整个工作条件下保持单调
 - ◇ 每路DAC具有独立设置模式
- ◆ 三种可选择的内部精密基准
 - ◇ 2.048V、2.500V或4.096V
- ◆ 内部输出缓冲器
 - ◇ 采用外部基准支持满幅工作
 - ◇ 4.5μs建立时间
 - ◇ 输出可直接驱动2kΩ负载
- ◆ 小尺寸5mm × 3mm 10引脚μMAX封装或超小尺寸3mm × 3mm 10引脚TDFN封装
- ◆ 2.7V至5.5V宽电源范围
- ◆ 独立的1.8V至5.5V V_{DDIO}电源输入
- ◆ 兼容于400kHz I²C高速2线串口
- ◆ 上电时，将DAC输出复位至零
- ◆ CLR用于异步控制
- ◆ 软件可选择三种关断输出阻抗
 - ◇ 1kΩ、100kΩ或高阻
- ◆ 3V V_{DD}下，电源电流低至350μA

功能框图



MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

ABSOLUTE MAXIMUM RATINGS

V _{DD} , V _{DDIO} to GND	-0.3V to +6V	TDFN (derate at 24.4mW/°C above 70°C).....	1951mW
OUT ₋ , REF to GND	-0.3V to the lower of (V _{DD} + 0.3V) and +6V	Maximum Continuous Current into Any Pin	±50mA
SCL, SDA, $\overline{\text{CLR}}$ to GND	-0.3V to +6V	Operating Temperature Range	-40°C to +125°C
ADDR to GND	-0.3V to the lower of (V _{DDIO} + 0.3V) and +6V	Storage Temperature Range.....	-65°C to +150°C
Continuous Power Dissipation (T _A = +70°C)		Lead Temperature (soldering, 10s)	+300°C
μMAX (derate at 8.8mW/°C above 70°C).....	707mW	Soldering Temperature (reflow)	+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PACKAGE THERMAL CHARACTERISTICS (Note 1)

μMAX	Junction-to-Ambient Thermal Resistance (θ _{JA})	113°C/W	TDFN	Junction-to-Ambient Thermal Resistance (θ _{JA})	41°C/W
	Junction-to-Case Thermal Resistance (θ _{JC})	42°C/W		Junction-to-Case Thermal Resistance (θ _{JC})	9°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to china.maximintegrated.com/thermal-tutorial.

ELECTRICAL CHARACTERISTICS

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2kΩ, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC PERFORMANCE (Note 3)						
Resolution and Monotonicity	N	MAX5800	8			Bits
		MAX5801	10			
		MAX5802	12			
Integral Nonlinearity (Note 4)	INL	MAX5800	-0.25	±0.05	+0.25	LSB
		MAX5801	-0.5	±0.25	+0.5	
		MAX5802	-1	±0.5	+1	
Differential Nonlinearity (Note 4)	DNL	MAX5800	-0.25	±0.05	+0.25	LSB
		MAX5801	-0.5	±0.1	+0.5	
		MAX5802	-1	±0.2	+1	
Offset Error (Note 5)	OE		-5	±0.5	+5	mV
Offset Error Drift				±10		μV/°C
Gain Error (Note 5)	GE		-1.0	±0.1	+1.0	%FS
Gain Temperature Coefficient		With respect to V _{REF}		±3.0		ppm of FS/°C
Zero-Scale Error			0		10	mV
Full-Scale Error		With respect to V _{REF}	-0.5		+0.5	%FS

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = 2.7V$ to $5.5V$, $V_{DDIO} = 1.8V$ to $5.5V$, $V_{GND} = 0V$, $C_L = 200pF$, $R_L = 2k\Omega$, $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
DAC OUTPUT CHARACTERISTICS							
Output Voltage Range (Note 6)		No load		0		V_{DD}	V
		2k Ω load to GND		0		$V_{DD} - 0.2$	
		2k Ω load to V_{DD}		0.2		V_{DD}	
Load Regulation		$V_{OUT} = V_{FS}/2$	$V_{DD} = 3V \pm 10\%$, $ I_{OUT} \leq 5mA$		300		$\mu V/mA$
			$V_{DD} = 5V \pm 10\%$, $ I_{OUT} \leq 10mA$		300		
DC Output Impedance		$V_{OUT} = V_{FS}/2$	$V_{DD} = 3V \pm 10\%$, $ I_{OUT} \leq 5mA$		0.3		Ω
			$V_{DD} = 5V \pm 10\%$, $ I_{OUT} \leq 10mA$		0.3		
Maximum Capacitive Load Handling	C_L				500		pF
Resistive Load Handling	R_L			2			k Ω
Short-Circuit Output Current		$V_{DD} = 5.5V$	Sourcing (output shorted to GND)		30		mA
			Sinking (output shorted to V_{DD})		50		
DC Power-Supply Rejection		$V_{DD} = 3V \pm 10\%$ or $5V \pm 10\%$			100		$\mu V/V$
DYNAMIC PERFORMANCE							
Voltage-Output Slew Rate	SR	Positive and negative			1.0		V/ μs
Voltage-Output Settling Time		$1/4$ scale to $3/4$ scale, to ≤ 1 LSB, MAX5800			2.2		μs
		$1/4$ scale to $3/4$ scale, to ≤ 1 LSB, MAX5801			2.6		
		$1/4$ scale to $3/4$ scale, to ≤ 1 LSB, MAX5802			4.5		
DAC Glitch Impulse		Major code transition			7		nV*s
Channel-to-Channel Feedthrough (Note 7)		External reference			3.5		nV*s
		Internal reference			3.3		
Digital Feedthrough		Code = 0, all digital inputs from 0V to V_{DDIO}			0.2		nV*s
Power-Up Time		Startup calibration time (Note 8)			200		μs
		From power-down			50		μs

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2kΩ, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Output Voltage-Noise Density (DAC Output at Midscale)		External reference	f = 1kHz		90		nV/√Hz
			f = 10kHz		82		
		2.048V internal reference	f = 1kHz		112		
			f = 10kHz		102		
		2.5V internal reference	f = 1kHz		125		
			f = 10kHz		110		
		4.096V internal reference	f = 1kHz		160		
			f = 10kHz		145		
Integrated Output Noise (DAC Output at Midscale)		External reference	f = 0.1Hz to 10Hz		12		μV _{P-P}
			f = 0.1Hz to 10kHz		76		
			f = 0.1Hz to 300kHz		385		
		2.048V internal reference	f = 0.1Hz to 10Hz		14		
			f = 0.1Hz to 10kHz		91		
			f = 0.1Hz to 300kHz		450		
		2.5V internal reference	f = 0.1Hz to 10Hz		15		
			f = 0.1Hz to 10kHz		99		
			f = 0.1Hz to 300kHz		470		
		4.096V internal reference	f = 0.1Hz to 10Hz		16		
			f = 0.1Hz to 10kHz		124		
			f = 0.1Hz to 300kHz		490		
Output Voltage-Noise Density (DAC Output at Full Scale)		External reference	f = 1kHz		114		nV/√Hz
			f = 10kHz		99		
		2.048V internal reference	f = 1kHz		175		
			f = 10kHz		153		
		2.5V internal reference	f = 1kHz		200		
			f = 10kHz		174		
		4.096V internal reference	f = 1kHz		295		
			f = 10kHz		255		
Integrated Output Noise (DAC Output at Full Scale)		External reference	f = 0.1Hz to 10Hz		13		μV _{P-P}
			f = 0.1Hz to 10kHz		94		
			f = 0.1Hz to 300kHz		540		
		2.048V internal reference	f = 0.1Hz to 10Hz		19		
			f = 0.1Hz to 10kHz		143		
			f = 0.1Hz to 300kHz		685		
		2.5V internal reference	f = 0.1Hz to 10Hz		21		
			f = 0.1Hz to 10kHz		159		
			f = 0.1Hz to 300kHz		705		
		4.096V internal reference	f = 0.1Hz to 10Hz		26		
			f = 0.1Hz to 10kHz		213		
			f = 0.1Hz to 300kHz		750		

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2kΩ, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE INPUT						
Reference Input Range	V _{REF}		1.24		V _{DD}	V
Reference Input Current	I _{REF}	V _{REF} = V _{DD} = 5.5V		55	74	μA
Reference Input Impedance	R _{REF}		75	100		kΩ
REFERENCE OUTPUT						
Reference Output Voltage	V _{REF}	V _{REF} = 2.048V, T _A = +25°C	2.043	2.048	2.053	V
		V _{REF} = 2.5V, T _A = +25°C	2.494	2.5	2.506	
		V _{REF} = 4.096V, T _A = +25°C	4.086	4.096	4.106	
Reference Output Noise Density	V _{REF}	V _{REF} = 2.048V	f = 1kHz	129		nV/√Hz
			f = 10kHz	122		
		V _{REF} = 2.500V	f = 1kHz	158		
			f = 10kHz	151		
		V _{REF} = 4.096V	f = 1kHz	254		
			f = 10kHz	237		
Integrated Reference Output Noise	V _{REF}	V _{REF} = 2.048V	f = 0.1Hz to 10Hz	12		μV _{P-P}
			f = 0.1Hz to 10kHz	110		
			f = 0.1Hz to 300kHz	390		
		V _{REF} = 2.500V	f = 0.1Hz to 10Hz	15		
			f = 0.1Hz to 10kHz	129		
			f = 0.1Hz to 300kHz	430		
		V _{REF} = 4.096V	f = 0.1Hz to 10Hz	20		
			f = 0.1Hz to 10kHz	205		
			f = 0.1Hz to 300kHz	525		
Reference Temperature Coefficient (Note 9)		MAX5802A	±3.7	±10	ppm/°C	
		MAX5800/MAX5801/MAX5802B	±10	±25		
Reference Drive Capacity		External load		25		kΩ
Reference Capacitive Load				200		pF
Reference Load Regulation		I _{SOURCE} = 0 to 500μA		2		mV/mA
Reference Line Regulation				0.05		mV/V
POWER REQUIREMENTS						
Supply Voltage	V _{DD}	V _{REF} = 4.096V	4.5		5.5	V
		All other options	2.7		5.5	
I/O Supply Voltage	V _{DDIO}		1.8		5.5	V
Interface Supply Current (Note 10)	I _{DDIO}				1	μA

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = 2.7V to 5.5V, V_{DDIO} = 1.8V to 5.5V, V_{GND} = 0V, C_L = 200pF, R_L = 2kΩ, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current (Note 10)	I _{DD}	Internal reference	V _{REF} = 2.048V	0.55	0.75	mA
			V _{REF} = 2.5V	0.60	0.80	
			V _{REF} = 4.096V	0.65	0.90	
		External reference	V _{REF} = 3V	0.40	0.60	
			V _{REF} = 5V	0.55	0.75	
Power-Down Mode Supply Current	I _{PD}	Both DACs off, internal reference ON	140			μA
		Both DACs off, internal reference OFF, T _A = -40°C to +85°C	0.5	1		
		Both DACs off, internal reference OFF, T _A = +125°C	1.2	2.5		
DIGITAL INPUT CHARACTERISTICS (SCL, SDA, ADDR, CLR)						
Input High Voltage	V _{IH}	2.2V < V _{DDIO} < 5.5V	0.7 x			V
		1.8V < V _{DDIO} < 2.2V	0.8 x			V
Input Low Voltage	V _{IL}	2.2V < V _{DDIO} < 5.5V		0.3 x		V
		1.8V < V _{DDIO} < 2.2V		0.2 x		
Hysteresis Voltage	V _H		0.15			V
Input Leakage Current	I _{IN}	V _{IN} = 0V or V _{DDIO} (Note 10)		±0.1	±1	μA
Input Capacitance (Note 10)	C _{IN}				10	pF
ADDR Pullup/Pulldown Strength	R _{PU} , R _{PD}	(Note 11)	30	50	90	kΩ
DIGITAL OUTPUT (SDA)						
Output Low Voltage	V _{OL}	I _{SINK} = 3mA			0.2	V
I²C TIMING CHARACTERISTICS (SCL, SDA, CLR)						
SCL Clock Frequency	f _{SCL}				400	kHz
Bus Free Time Between a STOP and a START Condition	t _{BUF}		1.3			μs
Hold Time Repeated for a START Condition	t _{HD;STA}		0.6			μs
SCL Pulse Width Low	t _{LOW}		1.3			μs
SCL Pulse Width High	t _{HIGH}		0.6			μs
Setup Time for Repeated START Condition	t _{SU;STA}		0.6			μs
Data Hold Time	t _{HD;DAT}		0		900	ns
Data Setup Time	t _{SU;DAT}		100			ns

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = 2.7V$ to $5.5V$, $V_{DDIO} = 1.8V$ to $5.5V$, $V_{GND} = 0V$, $C_L = 200pF$, $R_L = 2k\Omega$, $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SDA and SCL Receiving Rise Time	t_r		$20 + C_B/10$		300	ns
SDA and SCL Receiving Fall Time	t_f		$20 + C_B/10$		300	ns
SDA Transmitting Fall Time	t_f		$20 + C_B/10$		250	ns
Setup Time for STOP Condition	$t_{SU,STO}$		0.6			μs
Bus Capacitance Allowed	C_B	$V_{DD} = 2.7V$ to $5.5V$	10		400	pF
Pulse Width of Suppressed Spike	t_{sp}			50		ns
\overline{CLR} Removal Time Prior to a Recognized START	t_{CLRSTA}		100			ns
\overline{CLR} Pulse Width Low	t_{CLPW}		20			ns

Note 2: Electrical specifications are production tested at $T_A = +25^\circ C$. Specifications over the entire operating temperature range are guaranteed by design and characterization. Typical specifications are at $T_A = +25^\circ C$ and are not guaranteed.

Note 3: DC Performance is tested without load.

Note 4: Linearity is tested with unloaded outputs to within 20mV of GND and V_{DD} .

Note 5: Gain and offset calculated from measurements made with $V_{REF} = V_{DD}$ at codes 30 and 4065 for MAX5802, codes 8 and 1016 for MAX5801, and codes 2 and 254 for MAX5800.

Note 6: Subject to zero and full-scale error limits and V_{REF} settings.

Note 7: Measured with the DAC outputs at midscale with one channel transitioning 0 to full scale.

Note 8: On power-up, the device initiates an internal 200 μs (typ) calibration sequence. All commands issued during this time will be ignored.

Note 9: Guaranteed by design.

Note 10: Both channels active at V_{FS} , unloaded. Static logic inputs with $V_{IL} = V_{GND}$ and $V_{IH} = V_{DDIO}$.

Note 11: An unconnected condition on the ADDR pin is sensed via a resistive pullup and pulldown operation; for proper operation, the ADDR pin should be tied to V_{DDIO} , GND, or left unconnected with minimal capacitance.

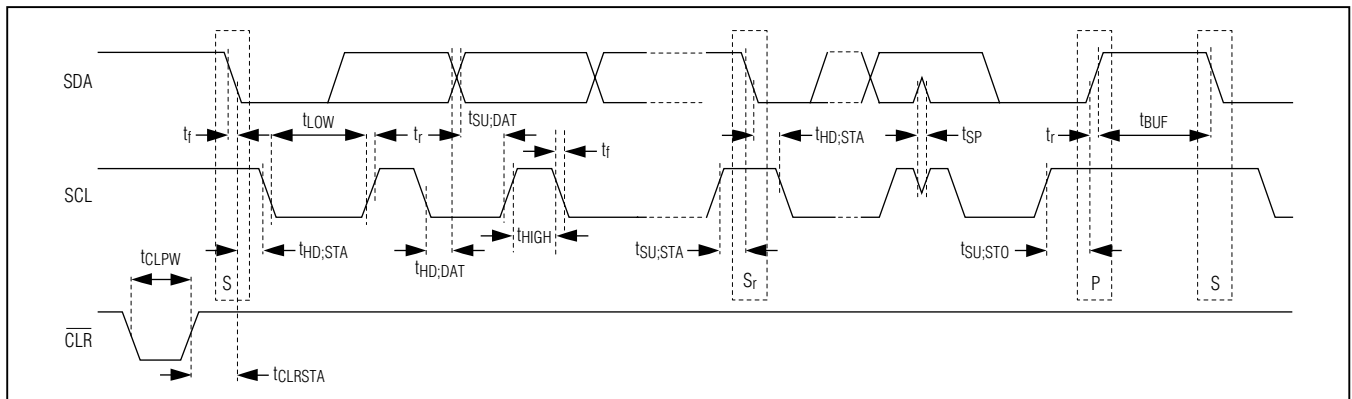


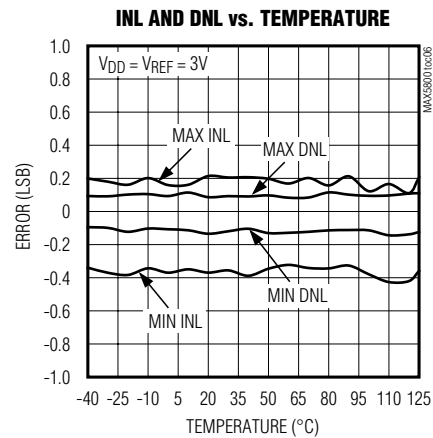
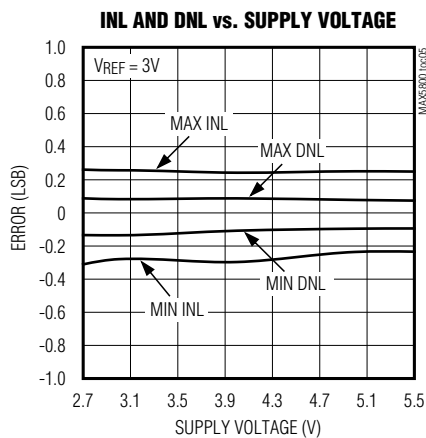
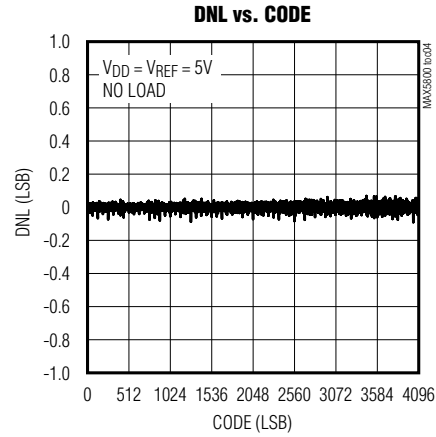
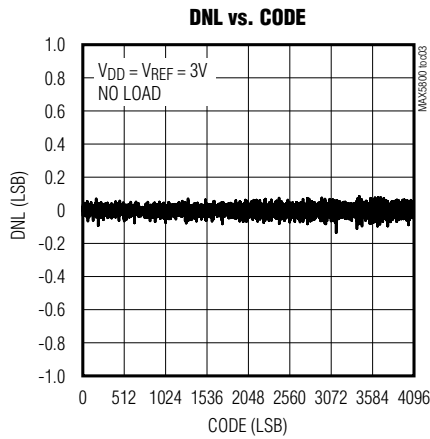
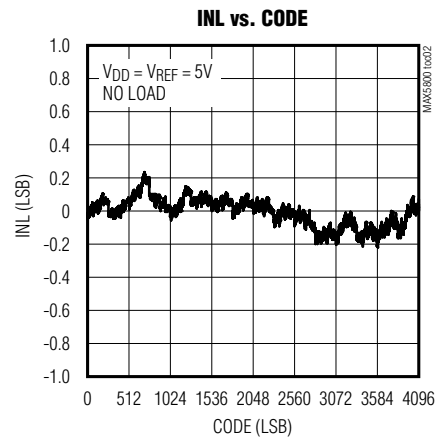
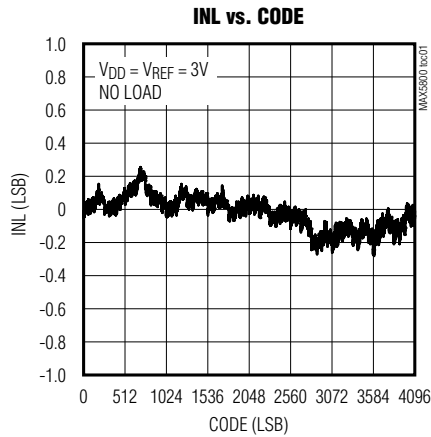
图1. I²C串口时序图

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

典型工作特性

(MAX5802, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

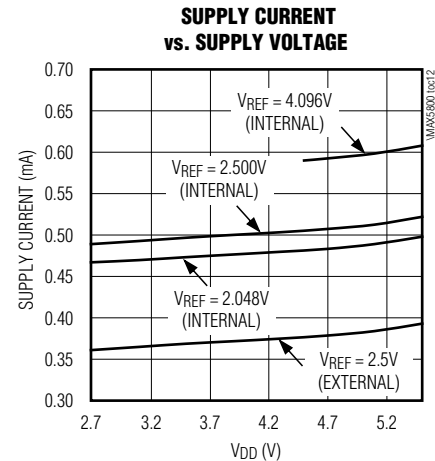
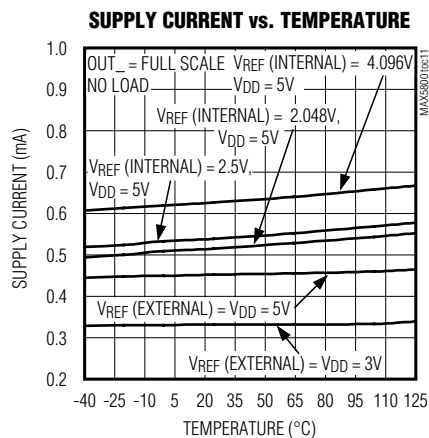
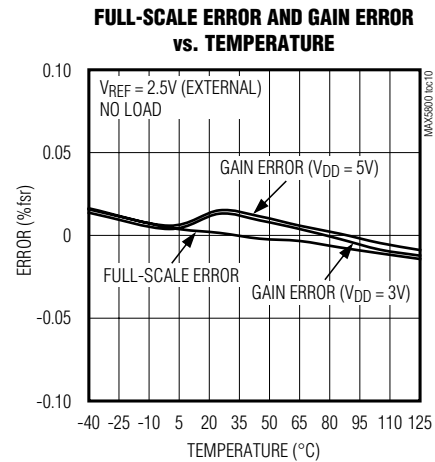
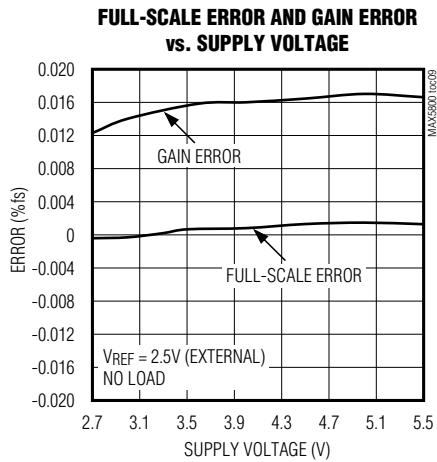
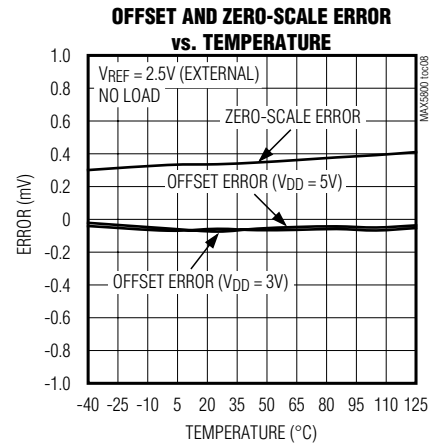
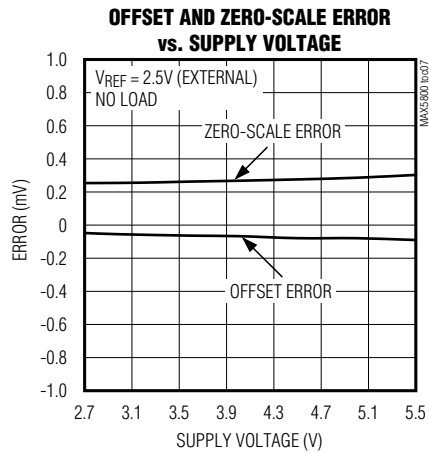


MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

典型工作特性(续)

(MAX5802, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

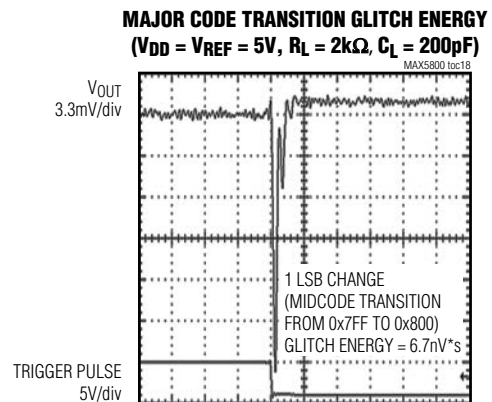
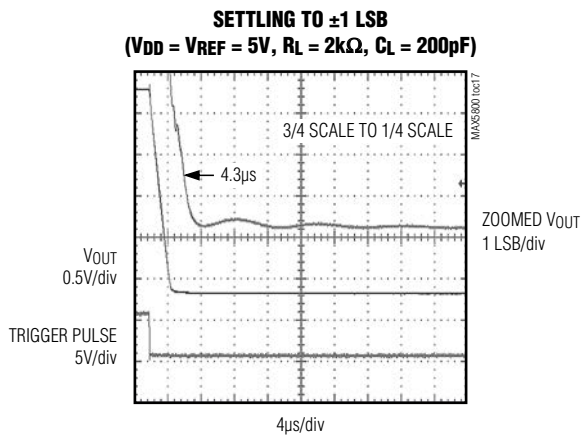
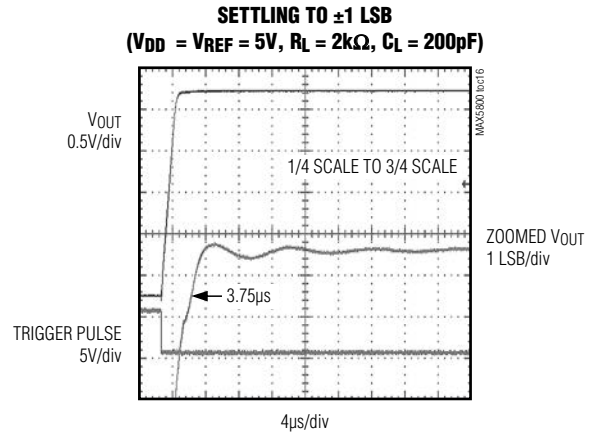
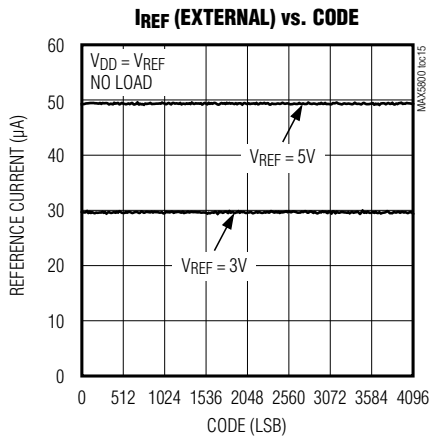
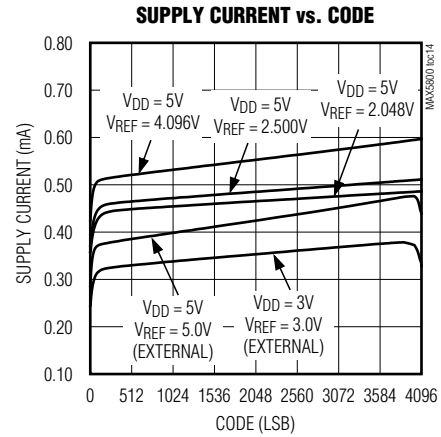
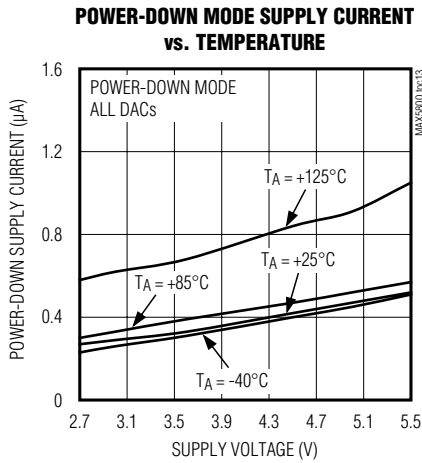


MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

典型工作特性(续)

(MAX5802, 12-bit performance, T_A = +25°C, unless otherwise noted.)



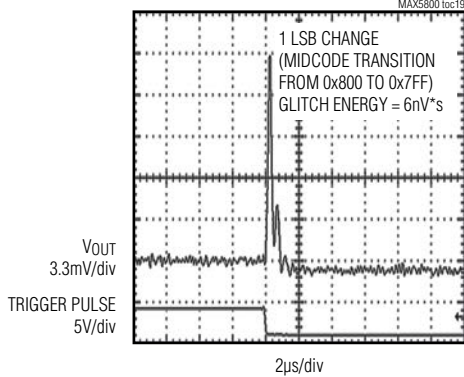
MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

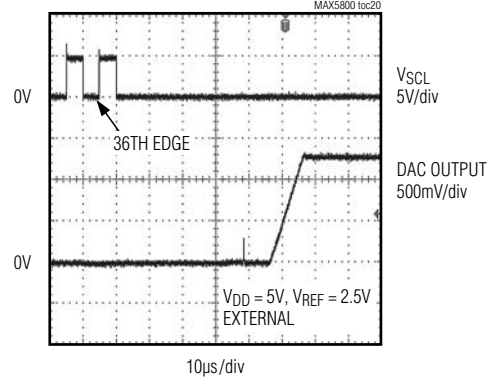
典型工作特性(续)

(MAX5802, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

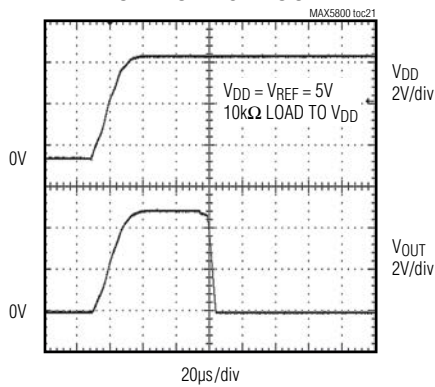
MAJOR CODE TRANSITION GLITCH ENERGY
($V_{DD} = V_{REF} = 5\text{V}$, $R_L = 2\text{k}\Omega$, $C_L = 200\text{pF}$)



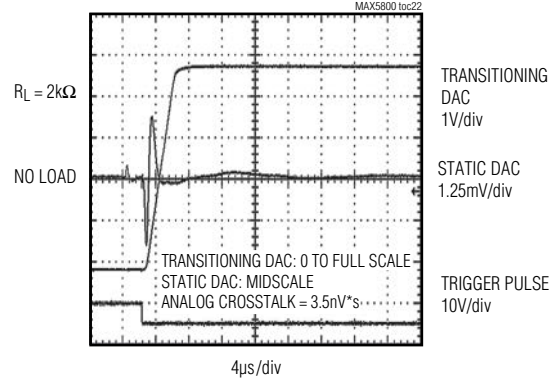
**V_{OUT} vs. TIME TRANSIENT
EXITING POWER-DOWN**



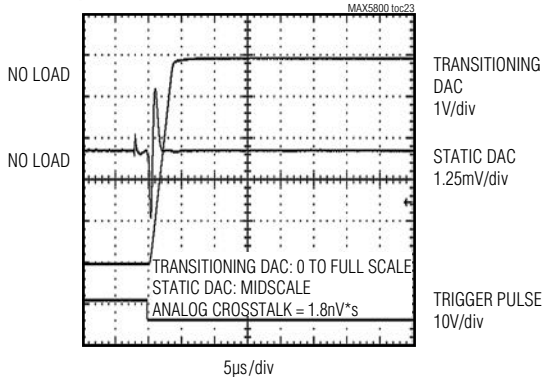
POWER-ON RESET TO 0V



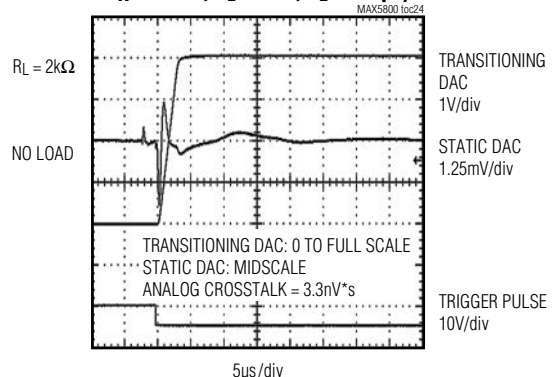
CHANNEL-TO-CHANNEL FEEDTHROUGH
($V_{DD} = V_{REF} = 5\text{V}$, $T_A = +25^\circ\text{C}$,
 $R_L = 2\text{k}\Omega$, $C_L = 200\text{pF}$)



CHANNEL-TO-CHANNEL FEEDTHROUGH
($V_{DD} = V_{REF} = 5\text{V}$, $T_A = +25^\circ\text{C}$, NO LOAD)



CHANNEL-TO-CHANNEL FEEDTHROUGH
($V_{DD} = 5\text{V}$, $V_{REF} = 4.096\text{V}$ (INTERNAL),
 $T_A = +25^\circ\text{C}$, $R_L = 2\text{k}\Omega$, $C_L = 200\text{pF}$)



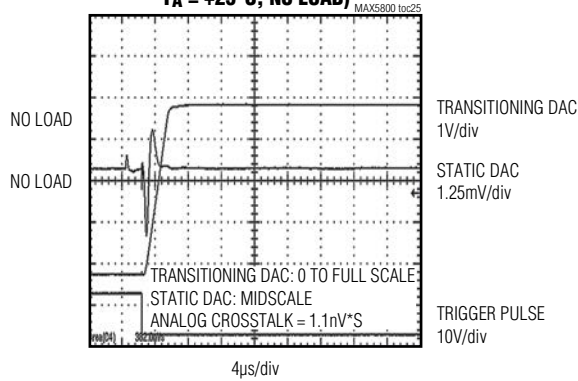
MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

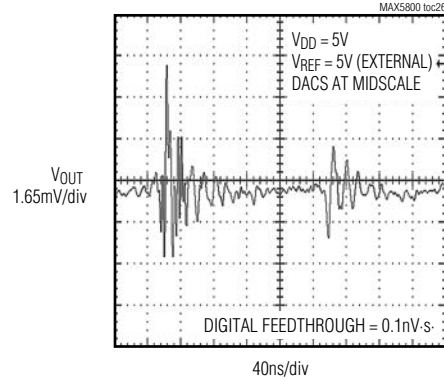
典型工作特性(续)

(MAX5802, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

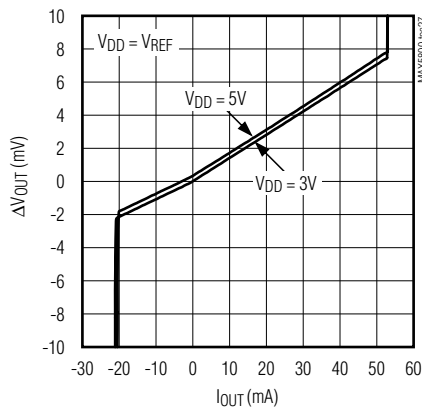
CHANNEL-TO-CHANNEL FEEDTHROUGH
($V_{DD} = 5\text{V}$, $V_{REF} = 4.096\text{V}$ (INTERNAL),
 $T_A = +25^\circ\text{C}$, NO LOAD)



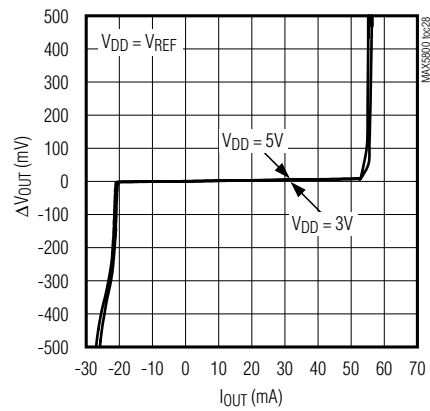
DIGITAL FEEDTHROUGH
($V_{DD} = V_{REF} = 5\text{V}$, $R_L = 2\text{k}\Omega$, $C_L = 200\text{pF}$)



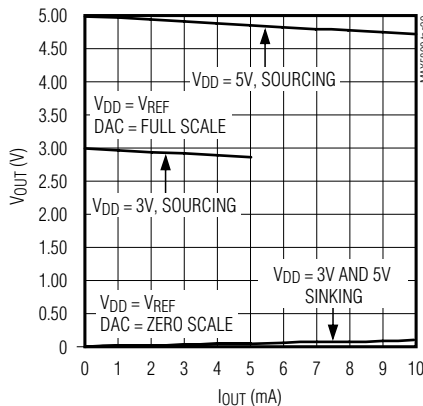
OUTPUT LOAD REGULATION



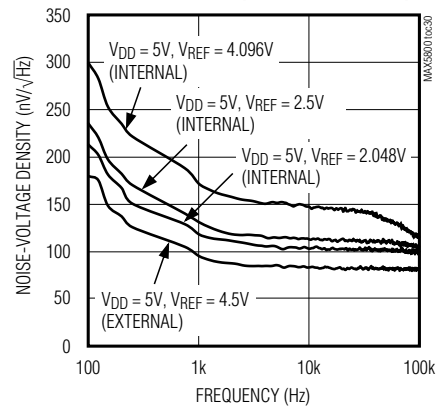
OUTPUT CURRENT LIMITING



HEADROOM AT RAILS vs. OUTPUT CURRENT



NOISE-VOLTAGE DENSITY vs. FREQUENCY (DAC AT MIDSCALE)



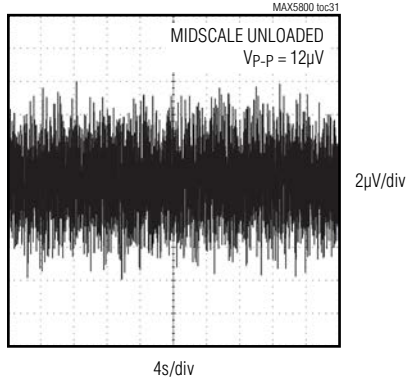
MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

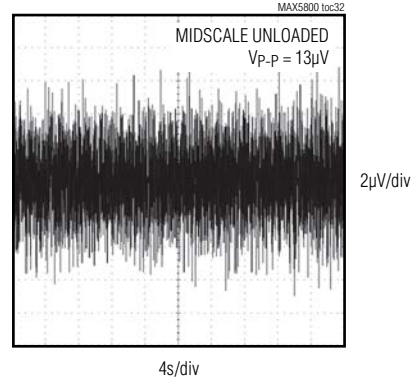
典型工作特性(续)

(MAX5802, 12-bit performance, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

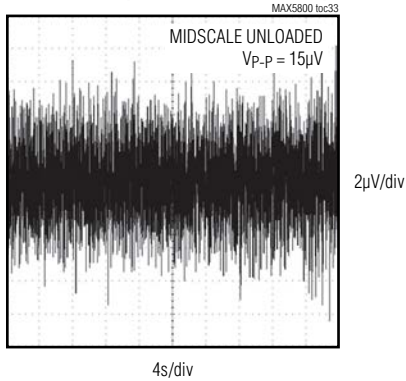
0.1Hz TO 10Hz OUTPUT NOISE, EXTERNAL REFERENCE ($V_{DD} = 5\text{V}$, $V_{REF} = 4.5\text{V}$)



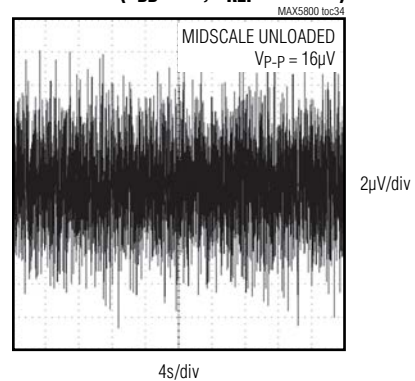
0.1Hz TO 10Hz OUTPUT NOISE, INTERNAL REFERENCE ($V_{DD} = 5\text{V}$, $V_{REF} = 2.048\text{V}$)



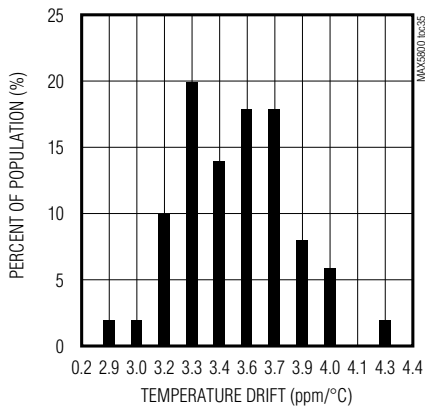
0.1Hz TO 10Hz OUTPUT NOISE, INTERNAL REFERENCE ($V_{DD} = 5\text{V}$, $V_{REF} = 2.5\text{V}$)



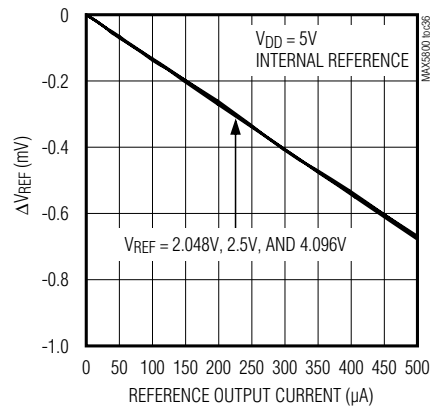
0.1Hz TO 10Hz OUTPUT NOISE, INTERNAL REFERENCE ($V_{DD} = 5\text{V}$, $V_{REF} = 4.096\text{V}$)



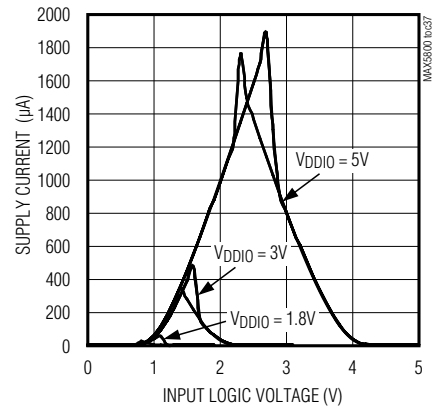
V_{REF} DRIFT vs. TEMPERATURE



REFERENCE LOAD REGULATION



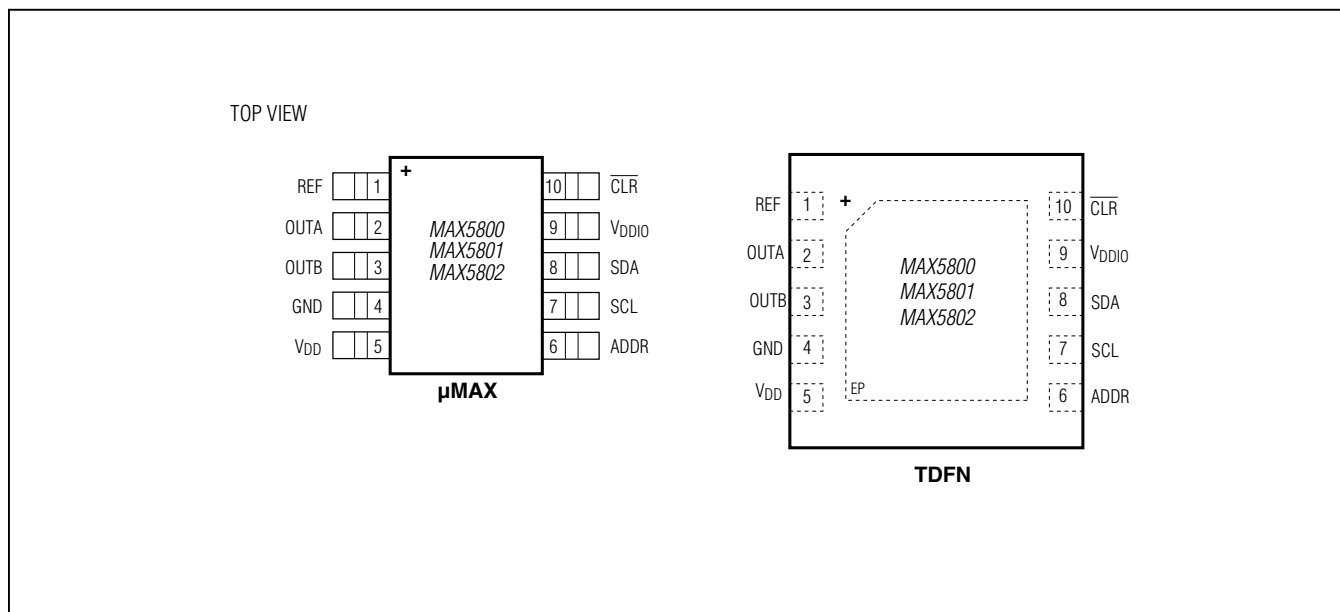
SUPPLY CURRENT vs. INPUT LOGIC VOLTAGE



MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

引脚配置



引脚说明

引脚	名称	功能
1	REF	基准电压输入/输出。
2	OUTA	经过缓冲的A通道DAC输出
3	OUTB	经过缓冲的B通道DAC输出
4	GND	地。
5	V _{DD}	电源输入，利用至少0.1uf的电容将V _{DD} 旁路至GND。
6	ADDR	I ² C接口地址选择。
7	SCL	I ² C接口时钟输入。
8	SDA	I ² C双向串行数据。
9	V _{DDIO}	数字接口电源输入。
10	CLR	低电平清零输入。
—	EP	裸焊盘(TDFN封装)，接地。

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

详细说明

MAX5800/MAX5801/MAX5802为双通道、低功耗、8/10/12位缓冲电压输出DAC。2.7V至5.5V较宽的供电电压范围和低功耗特性，能够支持大多数低功耗和低压应用。器件对外部基准呈现100kΩ负载阻抗。内部输出缓冲器允许满摆幅工作。提供内部电压基准，利用软件可选择2.048V、2.5V或4.096V。器件具有快速400kHz I²C兼容接口。MAX5800/MAX5801/MAX5802包括串入/并出移位寄存器、内部CODE和DAC寄存器、将DAC输出初始化为零码的上电复位(POR)电路，以及控制逻辑。 $\overline{\text{CLR}}$ 用于异步复位，独立于串行接口。

DAC输出(OUT₋)

MAX5800/MAX5801/MAX5802的两个DAC输出均具有内部缓冲器，改善DAC输出的负载调整。输出缓冲器摆率为1V/μs (典型值)，最高可驱动2kΩ与500pF的并联负载。由于模拟电源电压(V_{DD})为输出缓冲器供电，决定了器件的最大输出电压范围。空载条件下，输出缓冲器的输出可从GND至V_{DD}，具体受失调和增益误差的影响。对GND的负载为2kΩ时，输出缓冲器输出范围为GND至低于V_{DD}200mV范围。对V_{DD}的负载为2kΩ时，输出缓冲器输出范围为：GND以内200mV至V_{DD}。

DAC的理想输出电压定义为：

$$V_{\text{OUT}} = V_{\text{REF}} \times \frac{D}{2^N}$$

式中，D = 装载至DAC寄存器的编码，V_{REF} = 基准电压，N = 分辨率。

内部寄存器结构

用户接口与DAC逻辑相互独立，以将数字馈通降至最小。串行接口内部为输入移位寄存器，根据用户命令，该寄存器内容可送至单个或多个DAC的控制寄存器。

每个DAC通道都有一个CODE寄存器，然后是DAC锁存寄存器(见详细功能框图)。CODE寄存器的内容为即将输出

的DAC设置，随后可装载至DAC寄存器。可利用CODE和CODE_LOAD用户命令更新CODE寄存器。DAC寄存器的内容为当前DAC输出设置。使用CODE_LOAD命令可直接从串行接口更新DAC寄存器，或者利用LOAD命令，将CODE寄存器的当前内容装载至DAC寄存器。

关断状态期间，保存CODE和DAC寄存器的内容，所以DAC在上电时恢复其之前储存的输出设置。关断状态期间发出的任何CODE或LOAD命令继续更新寄存器内容。SW_CLEAR和SW_RESET命令复位所有CODE和DAC寄存器的内容，将其复位到默认的零值。

内部基准

MAX5800/MAX5801/MAX5802带有内部高精度电压基准，利用软件可选择2.048V、2.500V或4.096V。内部基准选定后，REF引脚可为外部电路供电(见典型工作电路)，能够驱动25kΩ的负载。

外部基准

外部基准输入具有100kΩ的典型输入阻抗，支持从+1.24V至V_{DD}的输入电压。使用外部基准时，在REF和GND之间连接外部基准。MAX5800/MAX5801/MAX5802在上电和复位时为外部基准模式。关于外部电压基准器件的参考列表，请访问china.maximintegrated.com/products/references。

清除($\overline{\text{CLR}}$)输入

MAX5800/MAX5801/MAX5802具有异步、低电平有效 $\overline{\text{CLR}}$ 逻辑输入，同时将两路DAC输出置零。将 $\overline{\text{CLR}}$ 驱动为低电平时，清除CODE和DAC寄存器的内容，并且忽略正在进行的DAC寄存器更新I²C命令。为了执行新的I²C命令，需要将 $\overline{\text{CLR}}$ 驱动为高电平，满足t_{CLRSTA}定时要求。

接口电源(V_{DDIO})

MAX5800/MAX5801/MAX5802为数字接口(1.8V至5.5V)提供独立的电源引脚(V_{DDIO})。将V_{DDIO}连接至主处理器的I/O电源。

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

I²C串行接口

MAX5800/MAX5801/MAX5802具有兼容I²C/SMBus™的2线串行接口，由一根串行数据线(SDA)和一根串行时钟线(SCL)组成。在高达400kHz时钟速率下，SDA和SCL可使能MAX5800/MAX5801/MAX5802和主机之间的通信。图1所示为2线接口的时序图。主机在总线上产生SCL并发起数据传输。主机通过发送相应的从地址、随后跟命令字节、紧接着发送数据字向MAX5800/MAX5801/MAX5802写入数据。每个传输序列帧由START (S)或Repeated START (Sr)条件和STOP (P)条件构成。发送至MAX5800/MAX5801/MAX5802的每个字长为8位，其后是应答时钟脉冲。主机从MAX5800/MAX5801/MAX5802读取数据时，必须发送相应的从地址，然后是每个请求数据字节所需的9个SCL脉冲。MAX5800/MAX5801/MAX5802通过SDA发送数据，与主机产生的SCL脉冲同步。主机在接收到每字节的数据后将对其进行应答。每一个读序列帧由START或Repeated START条件、非应答和STOP条件构成。SDA既是输入又是开漏输出。SDA要求典型值为4.7kΩ的上拉电阻。SCL仅作为输入。如果总线上有多个主机，或者具有开漏SCL输出的单主机，SCL上则需要一个上拉电阻，通常为4.7kΩ。

SDA和SCL线上的串联电阻是可选的。串联电阻保护MAX5800/MAX5801/MAX5802的数字输入免受总线上高压尖峰的损坏，并最大程度降低总线信号的串扰和下冲。MAX5800/MAX5801/MAX5802支持高于V_{DDIO}的总线电压，最大限值为5.5V；不建议使用低于V_{DDIO}的总线电压，可能会造成接口电流明显增大。MAX5800/MAX5801/MAX5802数字输入采用双缓冲。根据通过串行接口发送的命令，可使用写命令装载CODE寄存器，不影响DAC寄存器。为更新DAC寄存器，可使用软件LOAD命令。

I²C START和STOP条件

不使用总线时，SDA和SCL的空闲状态为高电平。主机通过发送START条件启动通信。START条件是SCL为高电平时，SDA由高到低的跳变。STOP条件是SCL为高电平时，SDA由低到高跳变(图2)。主机发出START条件通知MAX5800/MAX5801/MAX5802开始传输。主机通过发送STOP条件终止传输

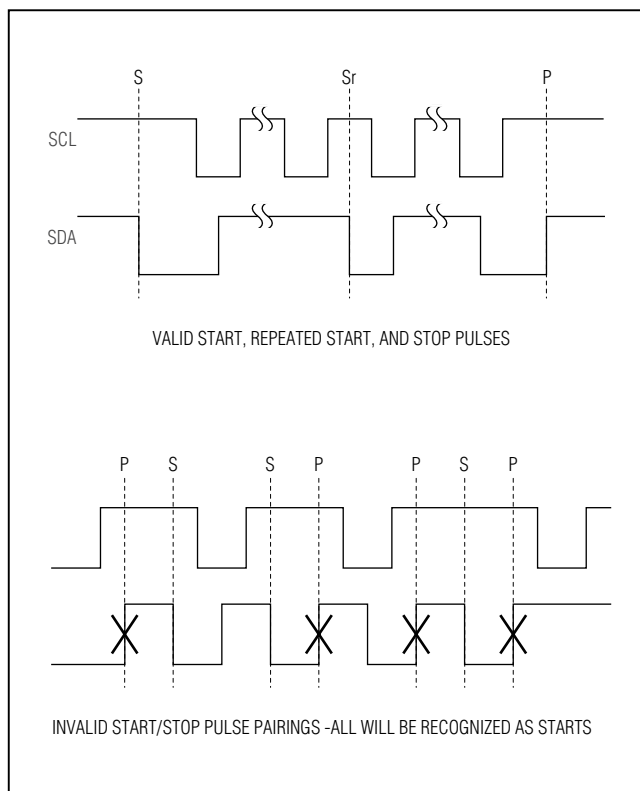


图2. I²C START、Repeated START和STOP条件

并释放总线。如果产生的是Repeated START条件而不是STOP条件，则总线保持有效。

I²C提前STOP和Repeated START条件

MAX5800/MAX5801/MAX5802在数据传输期间可随时识别STOP条件，除非STOP条件与START条件出现在同一高电平脉冲。以提前STOP条件结束的传输将不影响内部的器件设置。如果在读回字节期间发生STOP条件，传输结束，随后的读模式请求将从起点传输请求的寄存器数据(仅适用于组合格式I²C读模式传输，接口验证模式传输将不可靠)。请参见图2。

SMBus is a trademark of Intel Corp.

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

I²C从地址

从地址定义为7个最高有效位(MSB)，后边跟R/W控制位。请参见图4。五个最高有效位为00011，2个LSB由ADDR确定，如表1所示。将R/W位置1时，将MAX5800/MAX5801/MAX5802配置为读模式。将R/W位置0时，将MAX5800/MAX5801/MAX5802配置为写模式。从地址是在START条件后发送到MAX5800/MAX5801/MAX5802的第一个信息字节。

为提供更多地址，MAX5800/MAX5801/MAX5802能够检测ADDR_输入的浮空状态；如果ADDR_输入没有连接，则必须确保引脚上的负载降至最小(例如，为引脚提供一个支撑点，但不允许任何电路板走线)。

I²C广播地址

为更新或配置指定I²C总线上的全部MAX5800/MAX5801/MAX5802器件，提供了广播地址。无论地址引脚的状态如何，所有MAX5800/MAX5801/MAX5802器件应答和响应广播器件地址：0010000。广播模式仅用于写模式(正如给定地址中的R/W = 0)。

I²C应答

写模式时，应答位(ACK)是第9个时钟位，是MAX5800/MAX5801/MAX5802对其接收的每个数据字节的握手信号，如图3所示。如果成功地接收了之前的字节，MAX5800/MAX5801/MAX5802在主机产生的第9个时钟脉冲期间内拉低SDA。监测ACK可以检测失败的数据传输。如果接收器件忙或者

系统发生故障，则会出现数据传输失败。如果数据传输失败，总线主控制器会重试通信。

表1. I²C从地址LSB

A[6:2] = 00011		
ADDR	A1	A0
V _{DDIO}	0	0
N.C.	1	0
GND	1	1

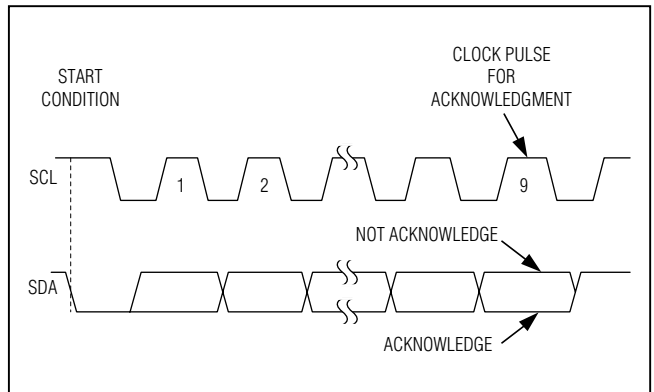


图3. I²C应答

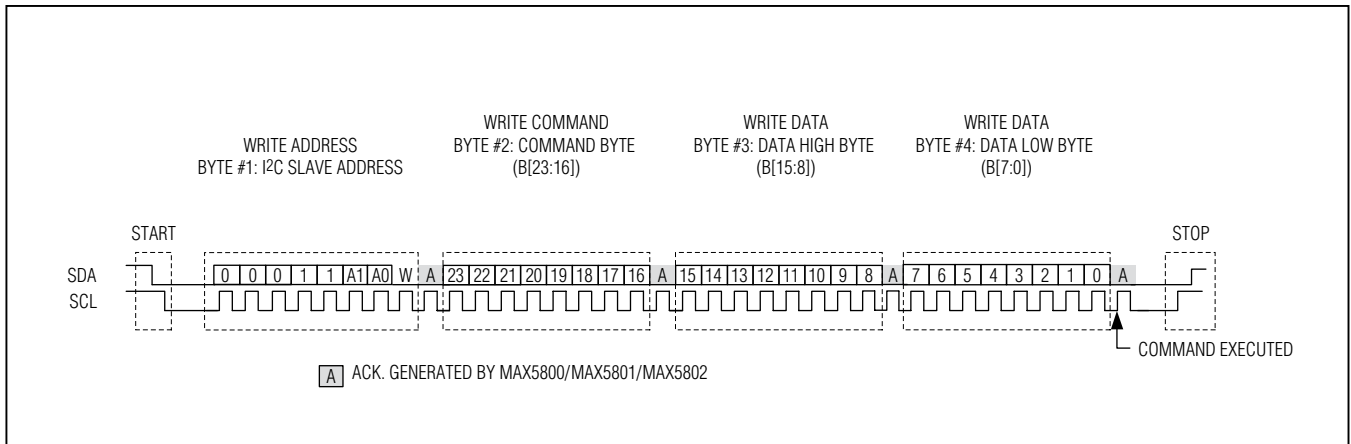


图4. I²C单个寄存器写序列

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

读模式下，主机在第9个时钟周期期间拉低SDA，作为从MAX5800/MAX5801/MAX5802接收到数据的应答。每次读取字节后，主机均发送应答信号，使数据继续传输。主机从MAX5800/MAX5801/MAX5802读取数据的最后字节时，发送非应答，随后是STOP条件。

I²C命令字节和数据字节

命令字节跟在从地址之后。命令字节后边通常跟两个数据字节，除非本身是传输中的最后一个字节。如果数据字节跟随命令字节，命令字节表示接收随后2个数据字节的寄存器地址。数据字节储存在暂存寄存器中，然后在两个字节之间的ACK期间传输至相应寄存器。这避免了接口有效时的尖峰脉冲或对DAC的数字馈通。

I²C写操作

主机通过传输正确的从地址，随后为命令和数据字，实现与MAX5800/MAX5801/MAX5802通信。每个传输序列帧都由START或Repeated START条件和STOP条件构成，如上所述。每个字都是8位并总是跟一个应答时钟(ACK)脉冲，如图4和图5所示。第一个字节包含MAX5800/MAX5801/MAX5802的地址， $R/\overline{W} = 0$ ，表示写操作。第二个字节包含要写入的寄存器(或命令)，第三和第四字节包含要写入的

数据。通过重复寄存器地址和数据对(图4和图5中的字节2至4)，用户可采用单个I²C命令序列写多个寄存器。用户用单个命令写多个寄存器的数量不受限。对于所有用户可存储的写模式命令，MAX5800/MAX5801/MAX5802均支持这种功能。

组合格式I²C读回操作

每个读回序列帧都由START或Repeated START条件和STOP条件构成。每个字都是8位，后边跟应答时钟脉冲，如图6所示。第一个字节包含MAX5800/MAX5801/MAX5802的地址， $R/\overline{W} = 0$ ，表示写操作。第二个字节包含将被读回的寄存器。发送Repeated START条件，后边跟器件地址(设置为 $R/\overline{W} = 1$ ，表示读操作)以及一个应答时钟。主机控制SCL，但是MAX5800/MAX5801/MAX5802接管SDA线。数据帧中的最后2个字节为读回的寄存器数据，随后为STOP条件。如果提供的字节超过读回的请求数据，MAX5800/MAX5801/MAX5802将连续读回1。

CODE命令(B[23:20] = 0000)支持读回单个CODE寄存器。该命令支持DAC地址，执行该命令将返回请求通道的CODE寄存器内容。如果选择了两路DAC，将返回CODEA内容。

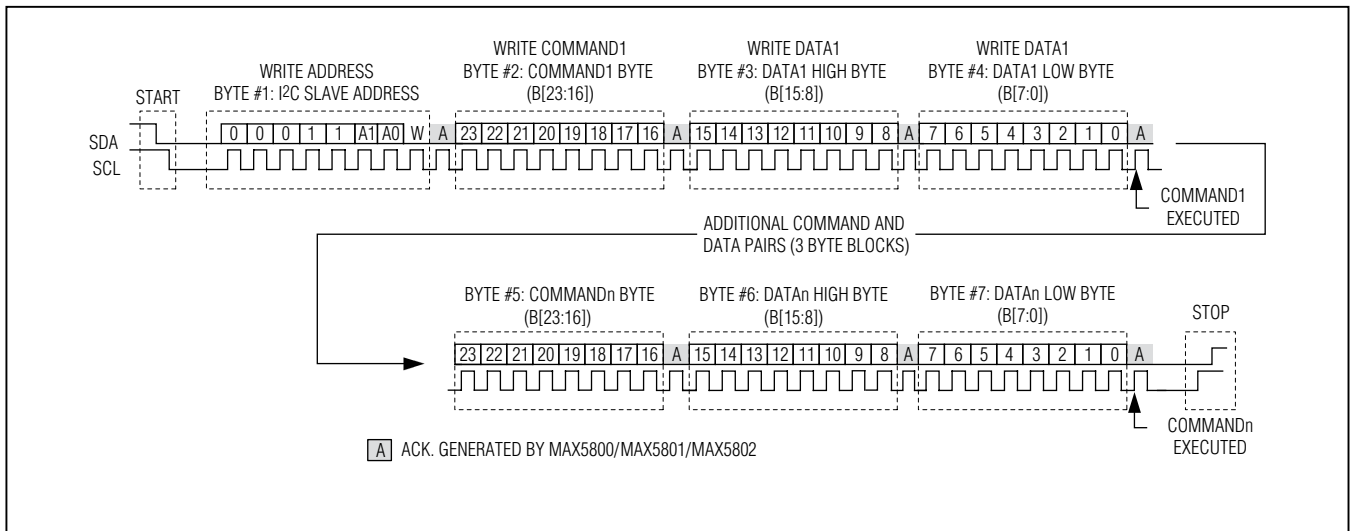


图5. 多个寄存器写序列(标准I²C协议)

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

全部LOAD命令(B[23:20] = 0001,0010,0011)支持读回单个DAC寄存器。这些命令支持DAC地址，执行该命令将返回请求通道的CODE寄存器内容。如果选择了两路DAC，将返回CODEA内容。

POWER命令(B[23:20] = 0100)支持读回POWER寄存器。每个DAC的电源状态由B[1:0]指示，1表示DAC关断，0表示DAC正在工作(见表2)。

其它寄存器不直接支持回读操作。如果读取不支持回读操作的寄存器，将读回器件的基准状态、器件ID及版本信息，格式如表2所示。

接口验证I²C读回操作

MAX5800/MAX5801/MAX5802支持所选寄存器的标准I²C读回，也能够接口验证模式下工作。在执行写模式命令

后跟读回操作，任何时间均可采用该模式。该模式下，将最后执行的三个字节命令作为整体读回。该功能允许验证接口。

示例命令序列如图7所示。第一个命令传输为写模式(R/W = 0)，必须运行完成以符合接口读回验证。现在需要一个STOP/START对或Repeated START条件，后边跟读回传输(R/W = 1，以表示读操作)，以及MAX5800/MAX5801/MAX5802的应答。主机仍然控制SCL线，但是MAX5800/MAX5801/MAX5802接管SDA线。数据帧中的最后三个字节包括在第一次传输中写入的用于读回的命令和寄存器数据，随后为STOP条件。如果提供的字节超过读回的请求数据，MAX5800/MAX5801/MAX5802将连续读回1。

表2. 标准I²C用户读回数据

COMMAND BYTE (REQUEST)								READBACK DATA HIGH BYTE								READBACK DATA LOW BYTE							
B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	DAC selection				CODEn[11:4]								CODEn[3:0]			0	0	0	0	
0	0	0	1	DAC selection				DACn[11:4]								DACn[3:0]			0	0	0	0	
0	0	1	0	DAC selection				DACn[11:4]								DACn[3:0]			0	0	0	0	
0	0	1	1	DAC selection				DACn[11:4]								DACn[3:0]			0	0	0	0	
0	1	0	0	0	0	X	X	0	0	0	0	0	0	0	0	0	0	0	0	0	0	PWB	PWA
1	0	0	0	0	0	0	0	CODEA[11:4]								CODEA[3:0]			0	0	0	0	
1	0	0	0	0	0	0	1	DACA[11:4]								DACA[3:0]			0	0	0	0	
1	0	1	0	0	0	1	0	DACA[11:4]								DACA[3:0]			0	0	0	0	
1	0	1	1	0	0	1	1	DACA[11:4]								DACA[3:0]			0	0	0	0	
Any other command								1001 1000								000			REV_ID[2:0] (011)		REF MODE RF[1:0]		

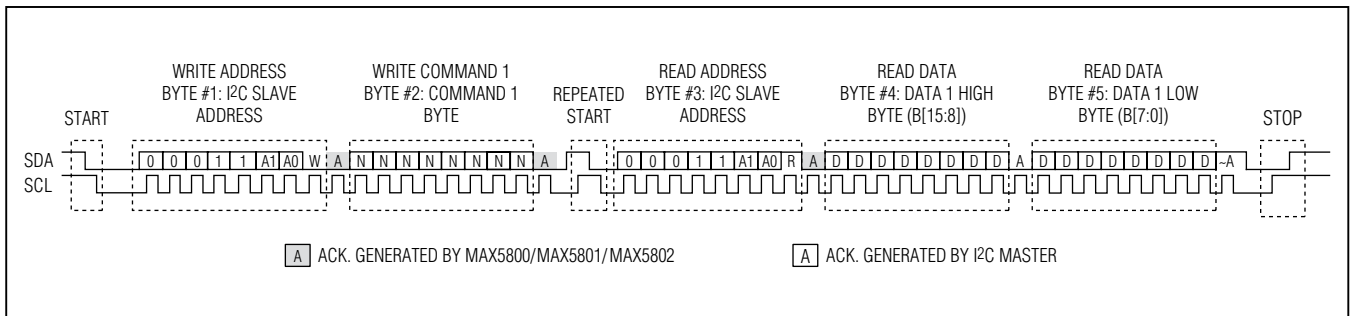


图6. 标准I²C寄存器读序列

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

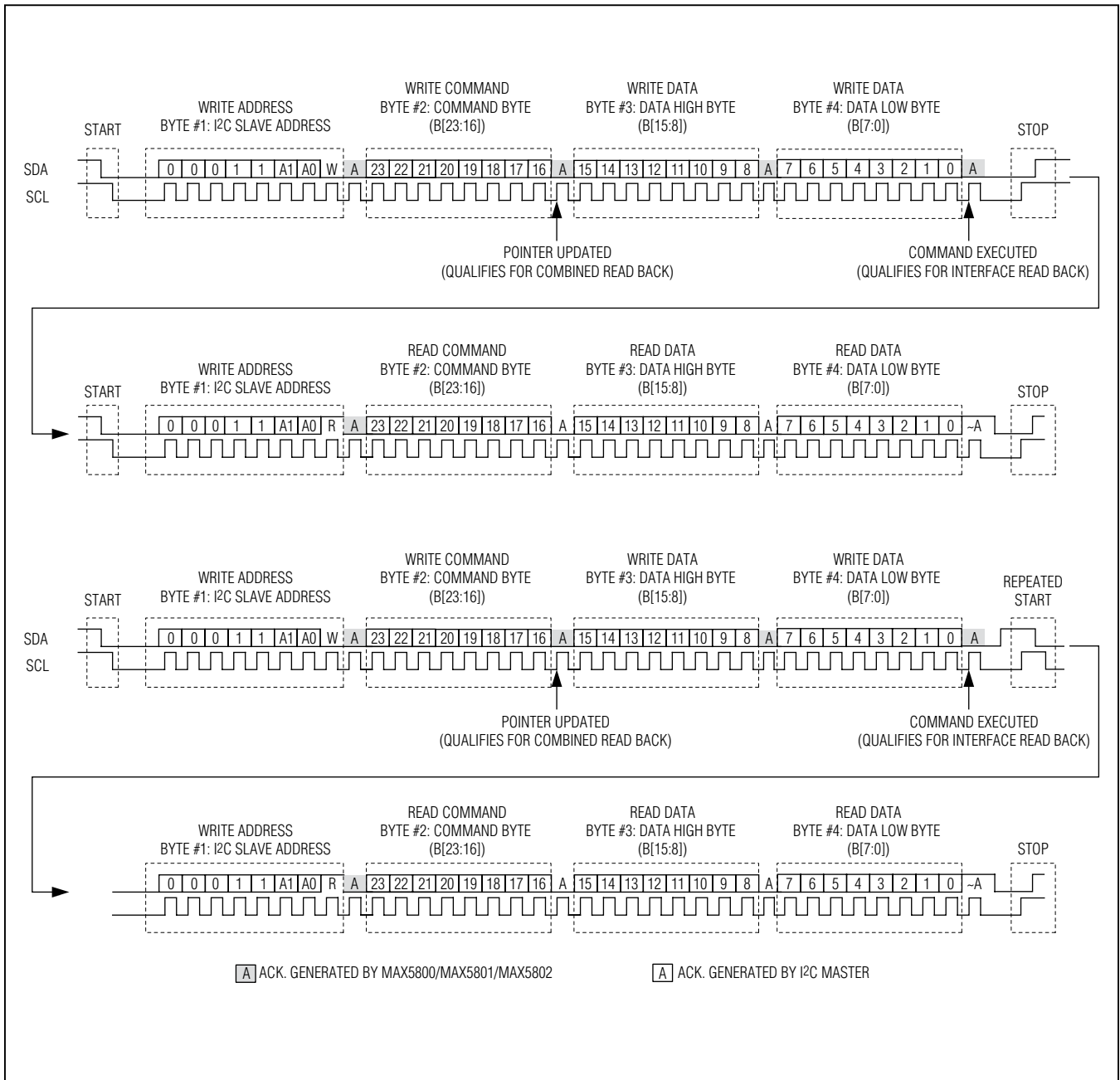


图7. 接口验证I²C寄存器读序列

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

写和读模式传输不必立即顺序发生。涉及其它器件的I²C传输不影响MAX5800/MAX5801/MAX5802读回模式。读回模式之间的切换取决于之前写模式传输的长度。如果写命令长于两个字节但少于4个字节，则判定为组合格式I²C读回。对于使用多个寄存器写序列写入的命令，只读回最后执行的命令。对于每个写入的命令，读回序列只能一次完成，部分和/或连续多次尝试执行读回命令，不会产生有用数据。

I²C兼容性

MAX5800/MAX5801/MAX5802与现有I²C系统完全兼容。SCL和SDA为高阻输入；SDA为开漏，可将数据线拉低以发送数据或ACK脉冲。图8所示为典型的I²C应用。

I²C用户命令寄存器映射

本节列出了MAX5800/MAX5801/MAX5802用户可访问的命令和寄存器，每个操作字长为24位，DAC数据为左对齐，参见表3。

表4列出了关于命令寄存器的详细信息。

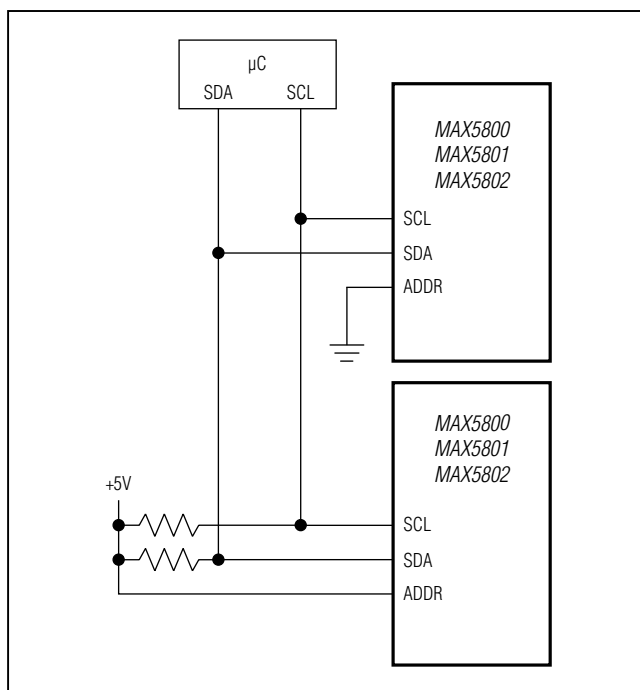


图8. 典型的I²C应用电路

表3. DAC数据格式位的位置

PART	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
MAX5800	D7	D6	D5	D4	D3	D2	D1	D0	X	X	X	X	X	X	X	X
MAX5801	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	X	X	X	X	X	X
MAX5802	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	X	X	X	X

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

表4. I²C命令汇总

COMMAND	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	DESCRIPTION		
DAC COMMANDS																											
CODEn	0	0	0	0	0	DAC SELECTION												CODE REGISTER DATA[3:0]						X	Writes data to the selected CODE register(s)		
LOADn	0	0	0	1	0	DAC SELECTION			X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	Transfers data from the selected CODE register(s) to the selected DAC register(s)	
CODEn_LOAD_ALL	0	0	1	0	0	DAC SELECTION												CODE REGISTER DATA[3:0]						X	Simultaneously writes data to the selected CODE register(s) while updating all DAC registers		
CODEn_LOADn	0	0	1	1	0	DAC SELECTION												CODE REGISTER DATA[3:0]						X	Simultaneously writes data to the selected CODE register(s) while updating selected DAC register(s)		
CONFIGURATION COMMANDS																											
POWER	0	1	0	0	0			Power Mode 00 = Normal 01 = PD 10 = PD 11 = PD Hi-Z																			Sets the power mode of the selected DACs (DACs selected with a 1 in the corresponding DACn bit are updated, DACs with a 0 in the corresponding DACn bit are not impacted)
SW_CLEAR	0	1	0	1	0																				X	Executes a software clear (all CODE and DAC registers cleared to their default values)	
SW_RESET	0	1	0	1	0																				X	Executes a software reset (all CODE, DAC, and control registers returned to their default values)	

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

表4. I²C命令汇总(续)

COMMAND	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0	DESCRIPTION
CONFIG	0	1	1	0	0	0	0	LD_EN	X	X	X	X	X	X	DAC B	DAC A	X	X	X	X	X	X	X	X	Sets the DAC Latch Mode of the selected DACs. Only DACs with a 1 in the selection bit are updated by the command. LD_EN = 0: DAC latch is operational (LOAD controlled) LD_EN = 1: DAC latch is transparent
REF	0	1	1	1	0	0	0	REF Mode 0= EXT 01 = 2.5V 1= 2.0V ON 11 = 4.1V	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	Sets the reference operating mode. REF Power (B18): 0 = Internal reference is only powered if at least one DAC is powered 1 = Internal reference is always powered
ALL DAC COMMANDS																									
CODE_ALL	1	0	0	0	0	0	0	0											CODE REGISTER DATA[3:0]	X	X	X	X	X	Writes data to all CODE registers
LOAD_ALL	1	0	0	0	0	0	1		X	X	X	X	X	X	X	X	X	X	CODE REGISTER DATA[3:0]	X	X	X	X	X	Updates all DAC latches with current CODE register data
CODE_ALL_LOAD_ALL	1	0	0	0	0	0	1	X											CODE REGISTER DATA[11:4]	X	X	X	X	X	Simultaneously writes data to all CODE registers while updating all DAC registers
NO OPERATION COMMANDS																									
No Operation	1	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	These commands will have no effect on the device
Reserved Commands: Any commands not specifically listed above are reserved for Maxim internal use only.																									

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

CODEn命令

CODEn命令(B[23:20] = 0000)更新所选DAC的CODE寄存器内容。根据该命令更改CODE寄存器不直接影响DAC输出，除非利用DAC锁存配置为透明传输。如果发送CODEn命令时选择了所有DAC (DAC SELECTION = ALL DACs)，相当于执行CODE_ALL (B[23:16] = 10000000)命令，参见表4和表5。

LOADn命令

LOADn命令(B[23:20] = 0001)通过将所选CODE寄存器的当前内容装载至所选的DAC寄存器，更新DAC寄存器内容。LOADn命令配合DAC SELECTION = ALL DACs，执行两路DAC的软件装载，这等效于LOAD_ALL (B[23:16] = 10000001)命令，参见表4和表5。

CODEn_LOAD_ALL命令

CODEn_LOAD_ALL命令(B[23:20] = 0010)用于更新所选DAC的CODE寄存器内容，以及两个DAC的DAC寄存器内容。对于自上次装载DAC寄存器操作以来，CODE寄存器内容没有更改的通道将不进行更新，以降低数字串扰。如果发送该命令时将DAC_ADDRESS设置为全部DAC (DAC_ADDRESS = ALL)，则相当于执行CODE_ALL_LOAD_ALL命令。根据定义，CODEn_LOAD_ALL命令至少更改一个CODE寄存器；为避免这一点，可使用选择所有DAC (DAC

SELECTION = ALL DAC)的LOADn命令或LOAD_ALL命令，参见图4和图5。

CODEn_LOADn命令

CODEn_LOADn命令(B[23:20] = 0011)更新所选DAC的CODE寄存器内容，以及所选DAC的DAC寄存器内容。对于自上次装载DAC寄存器操作以来，CODE寄存器内容没有更改的通道将不进行更新，以降低数字串扰。发送该命令时如果选择了所有通道的DAC (DAC SELECTION = ALL DAC)，则相当于CODE_ALL_LOAD_ALL命令，参见图4和图5。

CODE_ALL命令

CODE_ALL命令(B[23:16] = 10000000)更新两个DAC的CODE寄存器内容。请参见图4。

LOAD_ALL命令

LOAD_ALL命令(B[23:16] = 10000001)通过装载CODE寄存器的当前内容更新两路DAC的DAC寄存器内容，参见图4。

CODE_ALL_LOAD_ALL命令

CODE_ALL_LOAD_ALL命令(B[23:16] = 1000001x)更新两路DAC的CODE寄存器内容，以及两个DAC的DAC寄存器内容，参见图4。

表5. DAC选择

B19	B18	B17	B16	DAC SELECTED
0	0	0	0	DAC A
0	0	0	1	DAC B
0	0	1	X	No effect
X	1	X	X	ALL DACs
1	X	X	X	ALL DACs

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

POWER命令

MAX5800/MAX5801/MAX5802具有软件控制的电源管理 (POWER)命令(B[23:18] = 010000), POWER指令用于更新所选DAC的供电模式, 而其余DAC的工作模式保持不变。新的工作模式由B[17:16]设置, 而受控制的DAC则由B[9:8]选择。如果所有DAC关断, 器件将进入STANDBY模式。

关断状态下, DAC输出与缓冲器断开, 通过两个内部选择的电阻之一接地, 或者是置于高阻态。关断模式下电阻选择, 请参考表7。关断模式下, DAC寄存器保留其数据, 当器件恢复工作时恢复其输出状态。关断模式下, 串口保持有效。

STANDBY模式下, 可关闭内部基准, 也可以保持在有效状态, 以供外部电路使用。另外, STANDBY模式下, 使用外部基准的器件不会在REF引脚加载电压, 如表6所示。

SW_RESET和SW_CLEAR命令

SW_RESET (B[23:16] = 01010001)和SW_CLEAR (B[23:16] = 01010000)命令用于提供软件复位和软件清零操作。利用SW_CLEAR执行软件清零, 清零所有CODE和DAC寄存器; 利用SW_RESET执行复位, 使得所有CODE、DAC和配置寄存器复位到它们的默认值。

表6. POWER命令格式

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	1	0	0	0	0	PD1	PD0	X	X	X	X	X	X	B	A	X	X	X	X	X	X	X	X
POWER Command						Power Mode: 00 = Normal 01 = 1kΩ 10 = 100kΩ 11 = Hi-Z	Don't Care						DAC Select: 1 = DAC Selected 0 = DAC Not Selected		Don't Care								
Default Values (all DACs) →						0	0	X	X	X	X	X	X	1	1	X	X	X	X	X	X	X	X

表7. 关断模式下, DAC输出选项

PD1 (B17)	PD0 (B16)	OPERATING MODE
0	0	Normal operation
0	1	Power-down with internal 1kΩ pulldown resistor to GND.
1	0	Power-down with internal 100kΩ pulldown resistor to GND.
1	1	Power-down with high-impedance output.

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

CONFIG命令

CONFIG命令(B[23:17] = 0110000)用于更新所选DAC的LOAD功能，发送命令B16 = 0，DAC正常进行锁存操作；B16 = 1则禁止DAC锁存，器件工作在透明传输状态。只有选定DAC更改模式设置，其余DAC的工作模式保持不变，DAC通过B[9:8]位选择，参见表8。

如果REF命令中RF2 (B18)置零(默认值)，则当两路DAC通道关断(STANDBY模式)时关闭基准；如果RF2 (B18)置1，即使两个DAC通道关断，基准也将保持有效，允许外部电路保持有效供电，但此时无法进入1 μ A关断模式，参见表9。

REF命令

REF (B[23:19] = 01110)命令更新DAC的全局基准配置，B[17:16] = 00时，DAC使用外部基准；B[17:16]为01、10，或者是11时，分别选择2.5V、2.048V或4.096V内部基准。

表8. CONFIG命令格式

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0		
0	1	1	0	0	0	0	LDB	X	X	X	X	X	X	B	A	X	X	X	X	X	X	X	X		
CONFIG Command							0 = Normal 1 = Transparent	Don't Care						DAC Select: 1 = DAC Selected 0 = DAC Not Selected		Don't Care									
Default Values (all DACs) →							0	X	X	X	X	X	X	1	1	X	X	X	X	X	X	X	X	X	X

表9. REF命令格式

B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
0	1	1	1	0	RF2	RF1	RF0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
REF Command					0 = Off in Standby 1 = On in Standby	REF Mode: 00 = EXT 01 = 2.5V 10 = 2.0V 11 = 4.0V		Don't Care						Don't Care									
Default Values →					0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

应用信息

上电复位(POR)

电源加至V_{DD}和V_{DDIO}时，DAC输出设置为零刻度。为获得最佳DAC线性度，等待电源达到稳定并完成内部设置和校准序列(200μs，典型值)。

电源和旁路考虑

用高品质陶瓷电容将V_{DD}和V_{DDIO}旁路至低阻地，电容尽量靠近器件放置。将引线长度降至最短，以减小引线电感。将GND连接至模拟接地区域。

布局考虑

GND上的数字和交流瞬态信号会在输出产生噪声。DAC系统的接地连接为星型接地。将该系统地作为远端DAC负载的参考地有助于获得最佳性能。采用正确的接地技术，例如带有低电感地层的多层电路板，或者采用星型拓扑将全部地回路连接至MAX5800/MAX5801/MAX5802的GND。须特别注意通道间的走线，以降低交流交叉耦合。不要使用绕线电路板或插座。采用屏蔽，提高抗噪性。不得并行排列模拟和数字信号线，特别是时钟信号。避免在MAX5800/MAX5801/MAX5802封装下方出现数字信号线。

定义

积分非线性(INL)

INL是消除失调、增益误差后，所测的传递函数与两个代码连接直线的偏差。

微分非线性(DNL)

DNL是实际步长与1 LSB理想值之差。如果DNL的幅度≤1 LSB，DAC可确保无丢码并且单调。如果DNL的幅度≥1 LSB，DAC输出仍可能单调。

失调误差

失调误差指在某个工作点，实际传递函数与理想传递函数的差异。通常情况下，规定在位于或靠近传递函数零点的位置测量失调误差。

增益误差

增益误差为消除失调误差后，理想的满幅输出电压与实际传递函数曲线满幅输出电压的差。该误差会改变传递函数的斜率，每一步长具有相同百分比误差。

零点误差

零点误差指的是零码时，DAC输出与地电位之差，包括失调及其它非理想因素导致的误差。

满量程误差

满量程误差指的是满量程输入时，DAC输出与基准电压之差。其中包括失调误差、增益误差及其它非理想因素导致的误差。

建立时间

建立时间是指从开始转换到DAC新输出值稳定为转换器规定精度所需要的时间。

数字馈通

数字馈通是指触发DAC数字控制线时，在DAC输出端产生的噪声。

数/模转换干扰脉冲

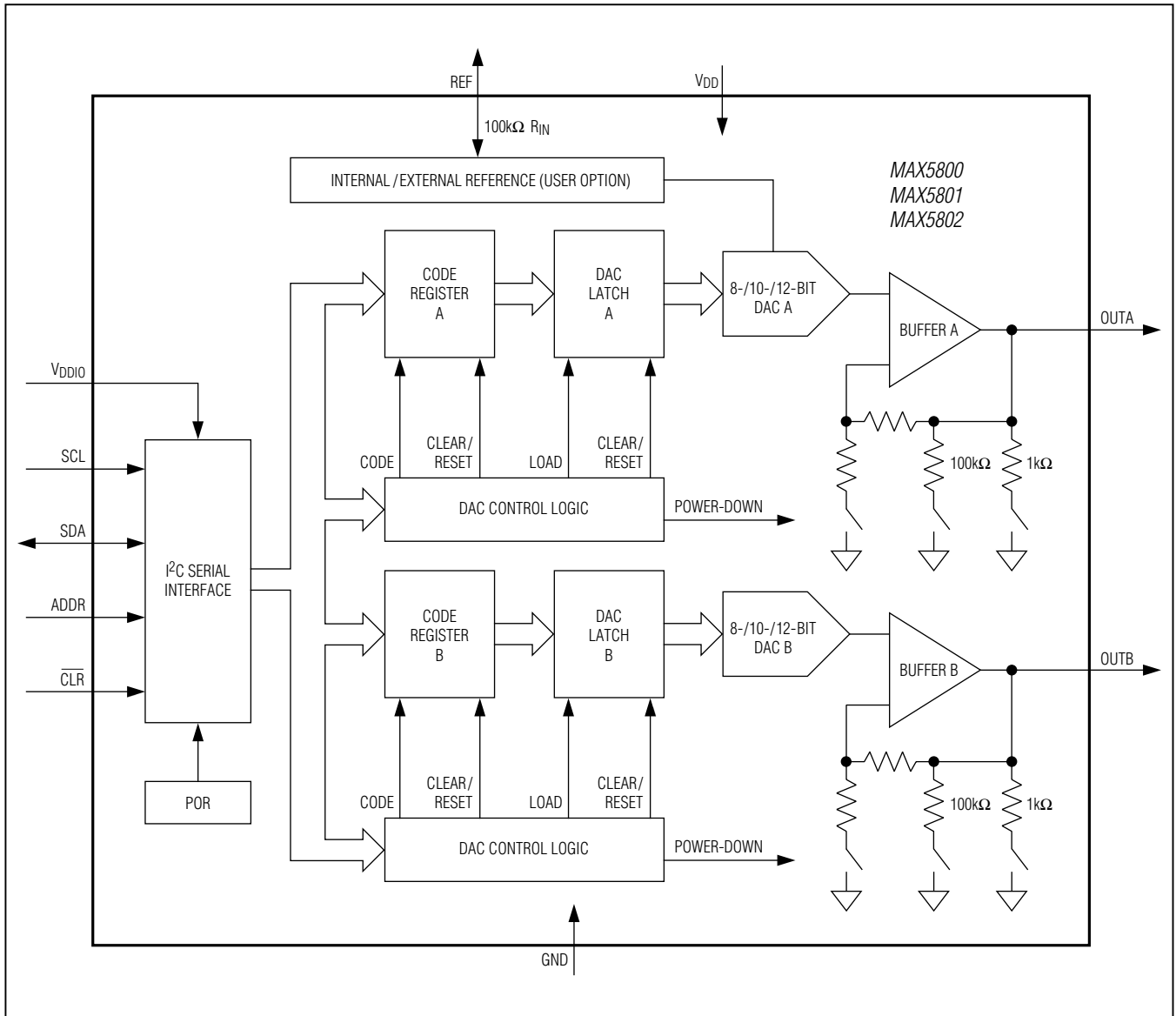
最多位跳变发生在中间刻度点—MSB由低电平变为高电平，其它所有数据位则由高电平变为低电平；或者MSB由高电平变为低电平，而其它数据位由低电平变为高电平。在最多位跳变过程中，开关干扰脉冲的持续时间称作数/模转换干扰脉冲。

数/模转换上电干扰指器件退出关断模式时所产生的开关干扰脉冲的持续时间。

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

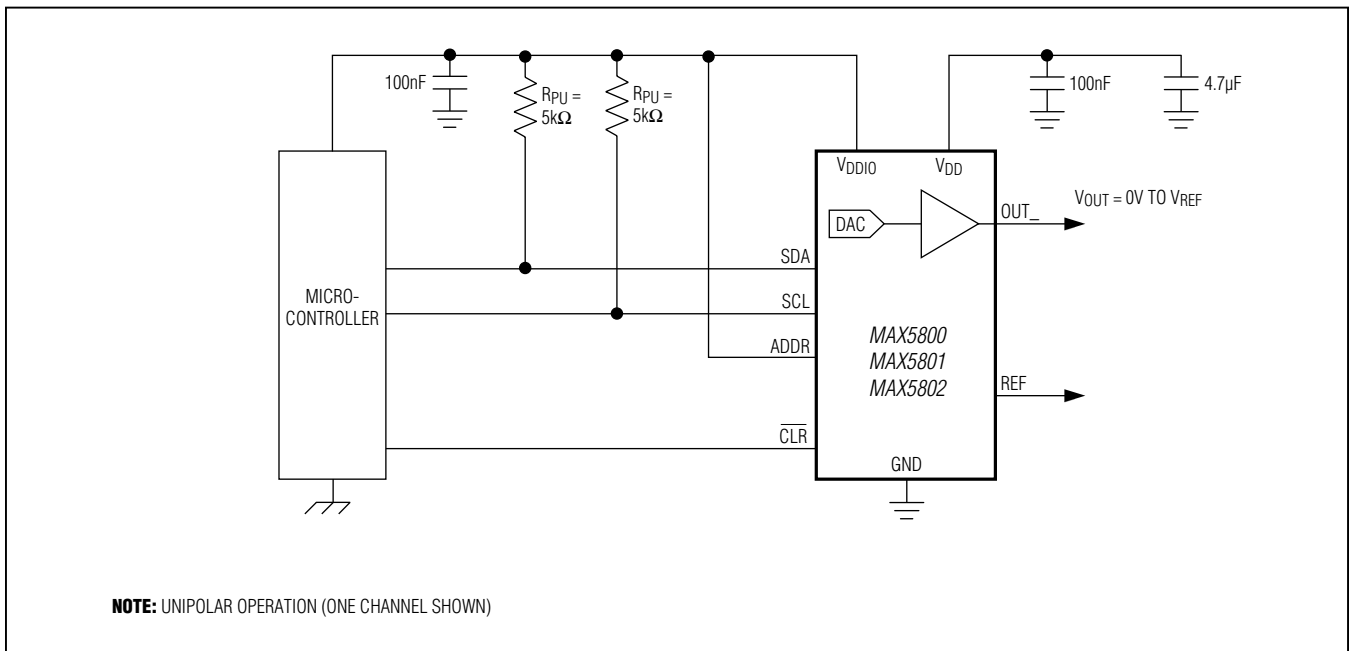
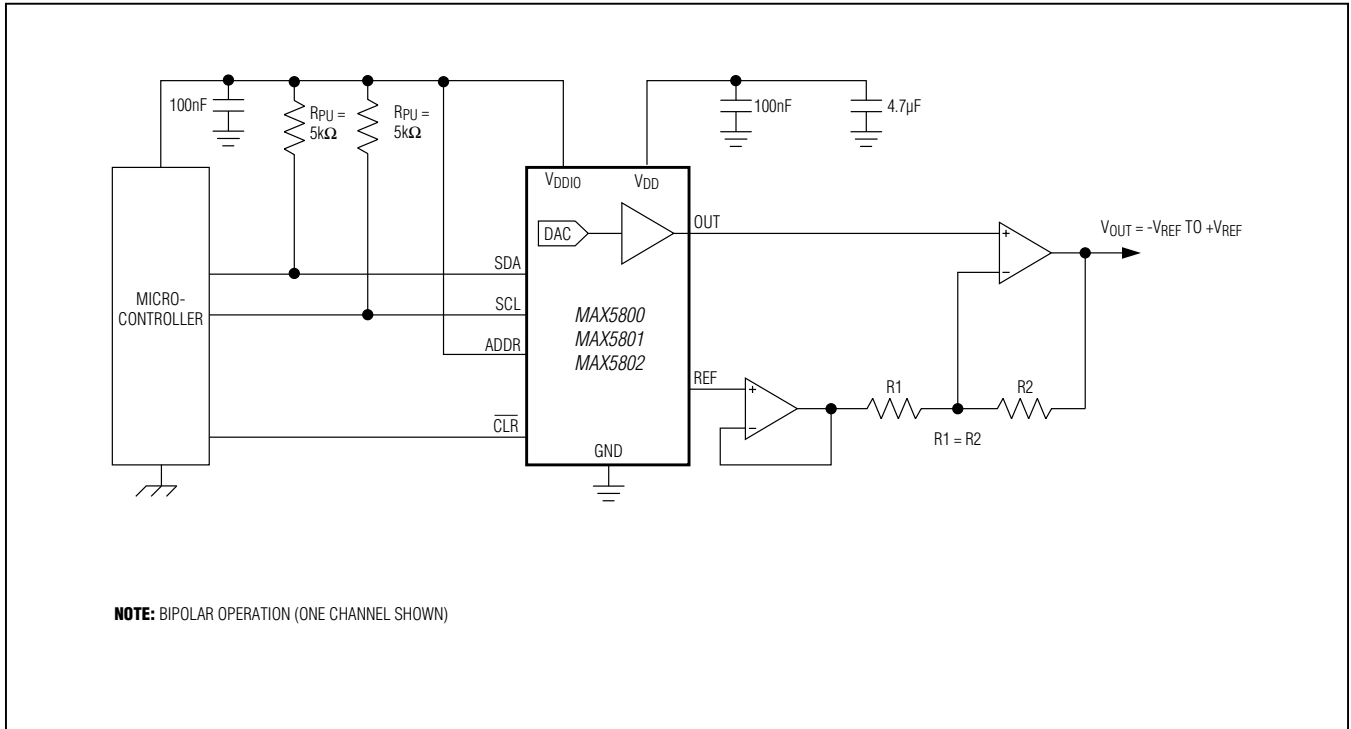
详细功能框图



MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

典型工作电路



MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC，
内置基准和I²C接口

订购信息

PART	PIN-PACKAGE	RESOLUTION (BIT)	INTERNAL REFERENCE TEMPCO (ppm/°C)
MAX5800ATB+T*	10 TDFN-EP**	8	10 (typ), 25 (max)
MAX5800AUB+T*	10 μMAX	8	10 (typ), 25 (max)
MAX5801ATB+T*	10 TDFN-EP**	10	10 (typ), 25 (max)
MAX5801AUB+T*	10 μMAX	10	10 (typ), 25 (max)
MAX5802AAUB+T	10 μMAX	12	3 (typ), 10 (max)
MAX5802BATB+T*	10 TDFN-EP**	12	10 (typ), 25 (max)
MAX5802BAUB+T*	10 μMAX	12	10 (typ), 25 (max)

注：所有器件均可工作于-40°C至+125°C温度范围内。

+表示无铅(Pb)/符合RoHS标准的封装。

T = 卷带包装。

*未来产品—供货状况请联系工厂。

**EP = 裸焊盘

芯片信息

封装信息

PROCESS: BiCMOS

如需最近的封装外形信息和焊盘布局(占位面积)，请查询china.maximintegrated.com/packages。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
10 μMAX	U10+2	21-0061	90-0330
10 TDFN-EP	T1033+1	21-0137	90-0003

MAX5800/MAX5801/MAX5802

小尺寸、双通道、8/10/12位缓冲输出DAC， 内置基准和I²C接口

修订历史

修订号	修订日期	说明	修改页
0	9/12	最初版本。	—
1	12/12	更新了电气特性表及订购信息。	2, 30

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-10 00

31