

構 造(Structure): シリコンモノリシック集積回路 (Silicon Monolithic Integrated Circuit)

製品名(Product) :

モノリシック集積回路(Silicon Monolithic Integrated Circuit) 7.1ch モードセレクタ・入力セレクタ内蔵サウンドプロセッサ (7.1ch Sound Processors with Built-in Mode and Input Selectors)

形 名 (Type):	BD3473KS2	
パッケージ(Package) :	SQFP-T80C	
機能(Function):	•Electronic Volume:	+24 ~ -95dB / 0.5dB step, Mute
	•Stereo Input Selector:	IN1 ~ IN12, Mute(MAIN, SUB1, SUB2)
	•Mode Selector:	LINE(MAIN, SUB), MULTI1, MULTI2, MUte
	•REC Output:	3 stereo output
	•MAIN Output:	1 stereo output
	•SUB Output:	2 stereo output
	•MULTI1 Output:	1 stereo output
	•MULTI2 Output:	1 stereo output
	 Input Att for ADC 	0, -6, -6.5, -7.5, -9, -12, Mute
	•2 Band Equalizer	+10 ~ -10dB / 1dB step



O絶対最大定格(Absolute	Maximum	Ratings)	(Ta=25°C)
----------	----------	---------	----------	-----------

項目 (Item)	記号(Symbol)	定格 (Rating)	単位 (Unit)
正電源電圧(Positive power supply)	Vcc	+7.75 ※1	V
負電源電圧(Negative power supply)	Vee	-7.75 ※1	v
許容損失(Power dissipation)	Pd	1750 ※2	mW
入力電圧範囲(Input voltage)	Vin	Vee-0.2 ~ Vcc+0.2	v
動作温度範囲(Operating temperature)	Topr	-40 ~ +85	°C
保存温度範囲(Storage temperature)	Tastg	-55 ~ +125	°C

※1:GND を基準として、印加できる最大電圧。(Based on GND, the maximum voltage which can impress.) ※2:Ta>25℃では、17.5mW/℃で軽減。ローム標準基板(サイズ:70mm×70mm×1.6mm)装着時。

(This value decreases 17.5mW/°C for Ta=25°C or more. A standard board, 70×70×1.6 mm, shall be mounted.) ※3: 動作電圧範囲内であれば、動作温度範囲内で一応の回路機能動作が保証されています。

許容損失の条件も温度と関連しますのでご注意下さい。

また、この範囲内の電気的特性で定められている条件以外では、その電気的特性の規格値を保証できま せんが、本来の機能は維持しています。

(If it within operation voltage range, circuit functions operation is guaranteed within operation temp.

It corralled to conditions of power dissipation to temp.

Please watch out except condition stipulated by electrical characteristics within the range, It cannot guarantee standard value of electrical characteristics. But it retains original function.)

〇動作条件(Operating Condition) (Ta=25°C)

項目(Item)	記号(Symbol)	範囲(Range)	単位(Unit)
正電源電圧(Positive power supply)	Vcc	+6.5 ~ +7.5 %4	v
負電源電圧(Negative power supply)	Vee	-6.5 ~ -7.5 ※4	v

※1:GNDを基準。(Based on GND.)

※4:動作温度範囲内であれば動作電圧範囲で基本の回路機能動作が保証されていますが、ご使用の際には よくご確認上、定数と素子の設定、電圧設定、温度設定をお願いします。

また、この範囲内の電気的特性で定められている条件以外では、その電気的特性の規格値を保証できま せんが、本来の機能は維持しています。

(Within operation temp range, basic circuit function Operation is guaranteed within operation voltage range. But please confirm set up of constant and element, voltage set up and temp set up on use.

Please watch out except condition stipulated by electrical characteristics within the range, It cannot guarantee standard value of electrical characteristics. But it retains original function.)



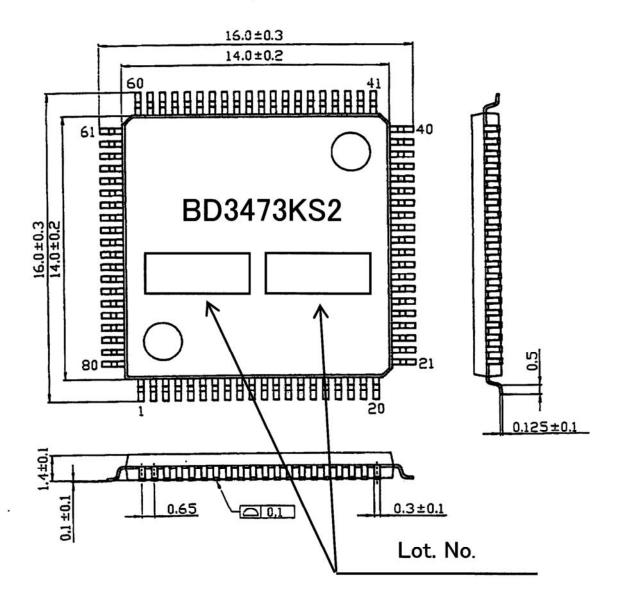


Fig-1 外形寸法図 (Outside dimension)



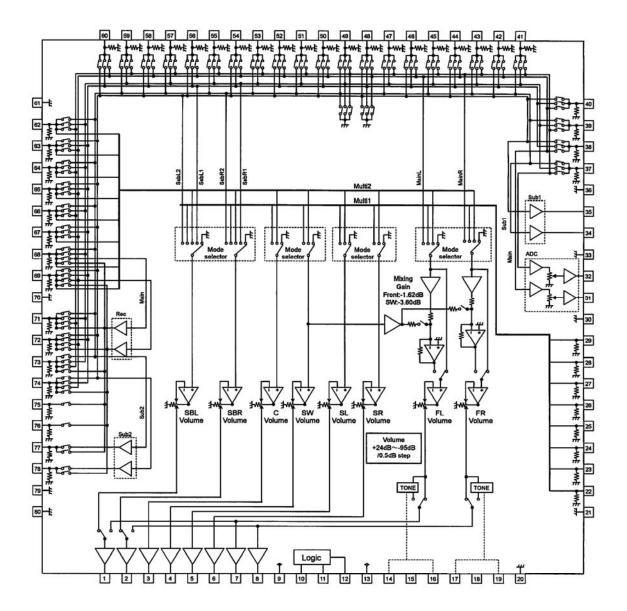


Fig-2 ブロック図 (Block Diagram)



〇端子説明 (Description of terminal)

	Description of		*****					
端子番号	端子名	端子説明	端子番号	端子名	端子説明			
(Terminal	(Terminal	(Description of terminal)	(Terminal	(Terminal	(Description of terminal)			
Number)	Name)		Number)	Name)				
1	OUTSBL	SBLch 出力端子	21	GND	アナロググランド端子			
		SBLch Output terminal			Analog ground terminal			
2	OUTSBR	SBRch 出力端子	22	SBLIN1	SBLch DSP 用入力端子			
_		SBRch Output terminal			SBLch input terminal for DSP			
3	оитс	Cch 出力端子	23	SBRIN1	SBRch DSP 用入力端子			
•	0010	Cch Output terminal	20	OBIAN	SBRch input terminal for DSP			
4	OUTSW	SWch 出力端子	24	CIN1	Cch DSP 用入力端子			
4	0013W	SWch Output terminal	24	UINT	Cch input terminal for DSP			
-	OUTO	SLch 出力端子	05	OWINI	SWch DSP 用入力端子			
5	OUTSL	SLch Output termina	25	SWIN1	SWch input terminal for DSP			
		SRch 出力端子			SLch DSP 用入力端子			
6	OUTSR	SRch Output terminal	26	SLIN1	SLch input terminal for DSP			
		FLch 出力端子		2000-2000-200	SRch DSP 用入力端子			
7	OUTFL	FLch Output terminal	27	SRIN1	SRch input terminal for DSP			
		FRch 出力端子			FLch DSP 用入力端子			
8	OUTFR	FRch Output terminal	28	FLIN1	FLch input terminal for DSP			
		負電源端子			FRch DSP 用入力端子			
9	VEE	Negative power supply terminal	29	FRIN1	FRch input terminal for DSP			
		クロック入力端子			アナロググランド端子			
10	CL	Clock input terminal	30	GND	アプロククラント 珈士 Analog ground terminal			
		データラッチ入力端子						
11	DA		31	ADCL	Lch ADC 用出力端子			
		Data and latch input terminal			Lch output terminal to ADC			
12	DGND	デジタルグランド端子	32	ADCR	Rch ADC 用出力端子			
		Digital ground terminal		-	Rch output terminal to ADC			
13	vcc	正電源端子	33	GND	アナロググランド端子			
		Positive power supply terminal			Analog ground terminal			
14	TNF1	TNF1 端子(NF)	34	SUB1R	Rch SUB1 出力端子			
	-	TNF1 terminal (NF)			Rch SUB1 Output terminal			
15	BNF1	BNF1 端子(NF)	35	SUB1L	Lch SUB1 出力端子			
	51111	BNF1 terminal (NF)		00012	Lch SUB1 Output terminal			
16	BOUT1	BOUT1 端子(OUT)	36	GND	アナロググランド端子			
10	воотт	BOUT1 terminal (OUT)	30	GND	Analog ground terminal			
47	DOUTO	BOUT2 端子(OUT)			Rch 入力端子 1			
17	BOUT2	BOUT2 terminal (OUT)	37	INR1	Rch input terminal 1			
		BNF2 端子(NF)			Lch 入力端子 1			
18	BNF2	BNF2 terminal (NF)	38	INL1	Lch input termina 1			
valuer		TNF2 端子(NF)		generation of the	Rch 入力端子 2			
19	TNF2	TNF2 terminal (NF)	39	INR2	Rch input terminal 2			
	al Jacquestation of	アナロググランド端子						
20	GND	Analog ground terminal	40	INL2	Lch 入力端子 2 Lch input terminal 2			
					Lon input torninal 2			



〇端子説明 (Description of terminal)

	(Description of	Commany			
端子番号	端子名	端子説明	端子番号	端子名	端子説明
(Terminal	(Terminal	(Description of terminal)	(Terminal	(Terminal	(Description of terminal)
Number)	Name)		Number)	Name)	
41	INR3	Rch 入力端子 3	61	GND	アナロググランド端子
		Rch input terminal 3		GIND	Analog ground terminal
42	INL3	Lch 入力端子 3	62	FRIN2	FRch DVD 用入力端子
12		Lch input terminal 3		114142	FRch input terminal for DVD
43	INR4	Rch 入力端子 4	63	FLIN2	FLch DVD 用入力端子
		Rch input terminal 4			FLch input terminal for DVD
44	INL4	Lch 入力端子 4	64	SRIN2	SRch DVD 用入力端子
44	1146.4	Lch input terminal 4	04	Siture	SRch input terminal for DVD
45	INR5	Rch 入力端子 5	65	SLIN2	SLch DVD 用入力端子
40	INICO	Rch input terminal 5	0.5	SLINZ	SLch input terminal for DVD
46	INL5	Lch 入力端子 5	66	SWIN2	SWch DVD 用入力端子
40	INLU	Lch input terminal 5	00	OWINZ	SWch input terminal for DVD
47	INR6	Rch 入力端子 6	67	CIN2	Cch DVD 用入力端子
47	INRO	Rch input terminal 6	07	GINZ	Cch input terminal for DVD
48	INL6	Lch 入力端子 6	68	SBRIN2	SBRch DVD 用入力端子
40	INLO	Lch input terminal 6	00	SDRINZ	SBRch input terminal for DVD
49	INR7	Rch 入力端子 7	69	SBLIN2	SBLch DVD 用入力端子
43	INIX/	Rch input terminal 7	0.5	SDLINZ	SBLch input terminal for DVD
50	INL7	Lch 入力端子 7	70	GND	アナロググランド端子
50	INL /	Lch input terminal 7	/0	GND	Analog ground terminal
51	INR8	Rch 入力端子 8	71	RECR1	Rch REC 用出力端子 1
51	INKO	Rch input terminal 8	71	REURI	Rch REC output terminal 1
52	INL8	Lch 入力端子 8	72	RECL1	Lch REC 用出力端子 1
52	INLO	Lch input terminal 8	12	RECEI	Lch REC output terminal 1
53	INR9	Rch 入力端子 9	73	RECR2	Rch REC 用出力端子 2
		Rch input terminal 9	/0	ILCOIL2	Rch REC output terminal 2
54	INL9	Lch 入力端子 9	74	RECL2	Lch REC 用出力端子 2
		Lch input terminal 9			Lch REC output terminal 2
55	INR10	Rch 入力端子 10	75	RECR3	Rch REC 用出力端子 3
		Rch input terminal 10	/3	NLON0	Rch REC output terminal 3
56	INL10	Lch 入力端子 10	76	RECL3	Lch REC 用出力端子 3
50		Lch input terminal 10	/0	NEOL3	Lch REC output terminal 3
57	INR11	Rch 入力端子 11	77	SUB2R	Rch SUB2 出力端子
57		Rch input terminal 11		JUDZK	Rch SUB2 output terminal
58	INL11	Lch 入力端子 11	78	SUB2L	Lch SUB2 出力端子
		Lch input terminal 11	/0	JUBZL	Lch SUB2 output terminal
59	INR12	Rch 入力端子 12	79	GND	アナロググランド端子
		Rch input terminal 12	/5	GND	Analog ground terminal
60	INL12	Lch 入力端子 12	80	GND	アナロググランド端子
00		Lch input terminal 12	00	GND	Analog ground terminal



O電気的特性 (Electrical characteristic)

(特に指定のない限り、Ta=25°C, Vcc=7V, Vee=-7V, f=1kHz, Vin=1Vrms, RL=10kΩ,

ステレオ入力セレクタ(MAIN, SUB)=IN1、モードセレクタ(FL, FRch)=MAIN、モードセレクタ(SW, C, SL, SRch)=MULTI1、 モードセレクタ(SBL, SBRch)=MULTI1、入力アッテネータ=0dB、入力ゲイン=0dB、ボリウム=0dB、トーン=Pass とする。) (Unless specified particularly, Ta=25°C, Vcc=7V, Vee=-7V, f=1kHz, Vin=1Vrms, RL=10kΩ,

Stereo input selector(MAIN, SUB)=IN1, Mode selector(FL, FRch)=MAIN, Mode selector(SW, C, SL, SRch)=MULTI1, Mode selector(SBL, SBRch)=MULTI1, Input Att=0dB, Input gain=0dB. Volume=0dB, Tone=Pass.)

	記号	項目	規	格值(Lin	nit)	単位	測定条件
	(Symbol)	(Parameter)	Min.	Тур.	Max.	(Unit)	(Conditions)
	T-	正電源回路電流 Positive circuit current	-	30	60		No simul
	Iq	負電源回路電流 Negative circuit current	-60	-30	-	mA	No signal
	Gv	出力電圧利得 Output voltage gain	-1.5	0	1.5	dB	1~8pin output
	СВ	チャンネル・バランス Channel balance	-0.5	0	0.5	dB	C channel reference, 1~8pin output
	THD	全高調波歪率 Total harmonic distortion	-	0.0004	0.02	%	BW=400~30kHz 1~8pin output
TOTAL	Vom	最大出力電圧 Maximum output voltage	3.8	4.2	-	Vrms	THD=1%, VOLUME=+10dB 1~8pin output
	Vno	出力雑音電圧 Output noise voltage	-	1.5	6	μ Vrms	Rg=0Ω, BW=IHF−A 1∼8pin output
	Vnor	残留雑音電圧 Residual output noise voltage	-	1	6	μ Vrms	Volume=Mute, Rg=0Ω, BW=IHF−A 1∼8pin output
	СТ	チャンネル間クロストーク Cross-talk between channels	-	-105	-80	dB	Rg=0Ω, BW=IHF-A 7, 8pin output
	CS	セレクタ間クロストーク Cross-talk between selectors	-	-105	-80	dB	Rg=0Ω, BW=IHF−A 7, 8pin output
	Rin	入力インピーダンス Input impedance	32	47	62	kΩ	22~29, 37~60, 62~69 71~78pin input
VOLUME	ATTmax	最大減衰量 Maximum attenuation	-	-115	-100	dB	Volume=Mute, BW=IHF-A
REC OUT	THDR	全高調波歪率 Total harmonic distortion	-	0.0005	0.02	%	BW=400~30kHz, 68, 69, 71~78pin output
	ATTADC1	ADC 出力減衰量 1 ADC output attenuation1	-7.5	-6	-4.5	dB	31,32pin output
400	ATTADC2	ADC 出力減衰量 2 ADC output attenuation2	-8	-6.5	-5	dB	31,32pin output
ADC	ADC ATT ATTADC3	ADC 出力減衰量 3 ADC output attenuation3	-9	-7.5	-6	dB	31,32pin output
	ATTADC4	ADC 出力減衰量 4 ADC output attenuation4	-10.5	-9	-7.5	dB	31,32pin output
	ATTADC5	ADC 出力減衰量 5 ADC output attenuation5	-13.5	-12	-10.5	dB	31,32pin output

REV. C



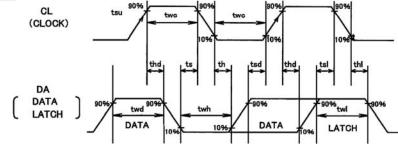
〇制御信号仕様 (Specifications for Control Signal)

(1) 制御信号のタイミング規定 (Timing of control signal)

- ・データはクロック信号の立ち上がりで読み込みます。(Data is read at a rising edge of clock.)
- ・ラッチはクロック信号の立ち下がりでかかり、直前の 16bit のデータが IC 内部に取り込まれます。

(Latch is read at a falling edge of clock. And Data on the latest 16bit are taken in the inside of this IC.)

・ラッチ後のクロック、データ信号は LOW で終了して下さい。(Be sure to set DA and CL to LOW after latching.) <u>1byte=16bit</u>



項目	記号	邞	見格値(Limit)	単位
(Parameter)	(Symbol)	Min.	Тур.	Max.	(Unit)
最小クロック幅(Clock width)	twc	1.0	_	1	µ sec
最小データ幅 (Data width)	twd	1.0	-	-	µ sec
最小ラッチ幅(Latch width)	twl	1.0	_	-	μ sec
LOW ホールド幅 (Low hold width)	twh	1.0	—	-	µ sec
データ・セットアップ時間(DATA→CLK)	tsd	0.5	_		
(Data setup time (DATA→CLK))	tsa	0.5			μ sec
データ・ホールド時間(CLK→DATA)	thd	0.5	_	_	
(Data hold time (CLK→DATA))	tha	0.5			µ sec
ラッチ・セットアップ時間(CLK→LATCH)	tsl	0.5	_		µ sec
(Latch setup time (CLK→LATCH))	CSI	0.5			μsec
ラッチ・ホールド時間(DATA→LATCH)	thl	0.5	-		<i>μ</i> sec
(Latch hold time)	thi	0.5			μsec
ラッチ・ロー・セットアップ時間	ts	0.5	_	10000	11 000
(Latch low setup time)	ts	0.5			μ sec
ラッチ・ロー・ホールド時間	th	0.5	_	_	µ sec
(Latch low hold time)	u	0.0	_	_	μsec

(2) 制御信号の電圧規定 (Voltage of control signal)

項目	条件		規格(Limit)						
項日 (Parameter)	(Condition)	Min.	Тур.	Max. (≦VCC)	単位 (Unit)				
HIGH 入力電圧(High input voltage)	Vcc=+6.5~ +7.5V	2.3	-	5.5	v				
LOW 入力電圧(Low input voltage)	Vee=−6.5~ -7.5V	0	-	1.0	v				

(3) 制御データの基本構成 (Basic Structure of Control Data)

←入力方向(Input Direction)

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
					D	ata							Select /	Address	ľ.



(4) 制御データ・テーブル (Table of Control Data)

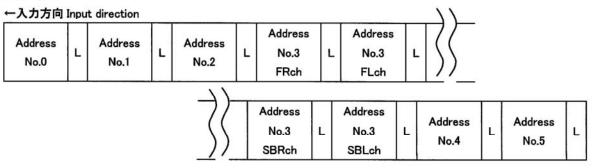
Select Address No.	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0		In	put Sele	ector (MA	JN)		Rec 1	Rec 2	Rec 3	Pogina	ec 4	Rec 5	0	0	0	0
1		In	put Sele	ector (SU	B1)			Input selector (SUB2)							0	1
2	Mode : FL, F	199940 0003649	221.00.000.00	Select SWch	Mode S SL, S		0.00000	ode Sele BL, SBR		Å	DC AT	т	0	0	1	0
3	Volume channel Volume										0	0	1	1		
4	TONE PASS	0	1	0	0	0	0			Bass		8	1	0	0	0
5	SWch Mixing	Front Phase	SB/ Front	0	0	0	0			Treble		10.000	1	0	0	1
6						TEST							1	0	1	0
7	0		→B n-time	0	B⊣ switch		Ba clo	ise ock	0	0	0	0	1	0	1	1
				BD	3843FS (6	ch Sele	ctor IC)						*	1	0	0
				BD	3841FS (9	ch Sele	ctor IC)						*	1	0	1
				в	03812F (2	ch volu	me IC)						*	1	1	*

←入力方向 (Input Direction)

・同一シリアルラインで、BD3843FS(6ch selector IC), BD3841FS(9ch selector IC), BD3812F(2ch volume IC)を制御できます。 (Serial control lines can be shared with BD3843FS(6ch selector IC), BD3841FS(9ch selector IC) and BD3812F(2ch volume IC).)

・電源投入時毎に、全てのデータを初期設定してください。(Initialize all data at every turning on the power supply.)

(例/Example)



・電源投入後、2回目以降については変更したいデータのみを設定する事が可能です。

(At the second time after turning on the power supply, might any data to be changed.)



_	ect Address No.0			-			-										
Fur	nction & Setting	-	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
	MUTE	0	0	0	O	Q	0										
	IN1	0	0	0	0	0	1										
	IN2	0	0	0	0	1	0										
	IN3	0	0	0	0	1	1										
	IN4	0	0	0	1	0	0										
	IN5	0	0	0	1	0	1										
	IN6	0	0	0	1	1	0										
	IN7	0	0	0	1	1	1										
Î	IN8	0	0	1	0	0	0	Rec1	Rec2								
(WA)	IN9	0	0	1	0	0	1		1002								
Input Selector (MAIN)	IN10	0	0	1	0	1	0										
Selec	IN11	0	0	1	0	1	1										
put	IN12	0	0	1	1	0	0			Rec3							
드	IN13	0	0	1	1	0	1	. 1		1.000	Rec	4 /	3			3	
	IN14	0	0	1	1	1	0				Sub	b 2	y.	əc5 0	0	0	
	IN15	0	0	1	1	1	1					1	Rec5				
	IN16	0	1	0	0	0	0										0
	IN17	0	1	0	0	0	1	0									
	IN18	0	1	0	0	1	0		0								
	禁止	0	1	0	0	1	1	Rec1									
	(Prohibition)	:	:	:	:	:	:										
		1	1	1	1	1	1	and a first state	Rec2								
Rec1	OFF -							0									
Å	ON							1	0 100 D 100 100 100				3				
Rec2	OFF 4	-							Ō								
ц,	0.1								1								
Rec3	OFF									0							
æ	ON		1	Input S		r				1							
b2	OFF			(M/	AIN)			Rec1			0	5					
/ Su	ON	7						1.001	Rec2		1						
Rec4 / Sub2	Rec4								11002	Rec3		0					
æ	Sub2									Reco		1					
Rec5	OFF										Rec	4 /	Ö				
Re	ON	ON								Su	ub2	1					

Select Address No.0 設定表(Select Address No.0 Setting Table)

: Initial condition

10/24



Function & Setting D15 D14 D13 D12 D11 D10 D9 D8 D7 D6 D5 D4 D3 D2 D1 D0 N11 0 0 0 0 0 0 1 0 N12 0 0 0 0 1 0 0 0 1 0 N13 0 0 0 1 1 0<	_	ct Address No.1																_
IN1 0 0 0 0 1 N2 0 0 0 1 0 N3 0 0 0 1 0 N44 0 0 0 1 0 0 N45 0 0 1 0 0 1 N5 0 0 1 0 0 1 N6 0 0 1 0 0 1 N7 0 0 1 0 0 1 N7 0 0 1 1 0 0 N71 0 1 1 0 0 1 N113 0 0 1 1 1 1 N71 0 1 0 0 1 1 N111 0 0 0 0 0 0 0 1 0 0 N111 </td <td>Fur</td> <td>nction & Setting</td> <td>D15</td> <td>D14</td> <td>D13</td> <td>D12</td> <td>D11</td> <td>D10</td> <td>D9</td> <td>D8</td> <td>D7</td> <td>D6</td> <td>D5</td> <td>D4</td> <td>D3</td> <td>D2</td> <td>D1</td> <td>D0</td>	Fur	nction & Setting	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
NR2 0 0 0 0 1 0 NR3 0 0 0 1 1 NR4 0 0 0 1 0 1 NR5 0 0 0 1 0 1 NR6 0 0 1 1 0 NR7 0 0 1 1 0 NR8 0 0 1 0 1 1 NR0 0 1 0 1 0 1 1 NR10 0 0 1 0 0 1 1 1 NR13 0 0 1 1 0 1 0 0 1 0 0 1 0 0 1 0 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0																		
IN3 0 0 0 0 1 1 IN4 0 0 0 1 0 <td></td>																		
IN4 0 0 0 1 0 0 IN5 0 0 0 1 1 0 1 IN6 0 0 1 1 0 1 IN7 0 0 0 1 1 0 IN7 0 0 1 0 0 1 1 0 IN8 0 0 1 0 1 0 1 0 1 IN10 0 1 0 1 0 1 0 1 0 1 IN13 0 0 1 0 1															C.			
INS 0 0 0 1 0 1 ING 0 0 0 1 1 0 INT 0 0 0 1 1 0 INT 0 0 1 1 1 INS 0 0 1 0 0 1 INS 0 0 1 0 0 1 INI0 0 0 1 0 1 0 1 INI1 0 0 1 1 1 1 0 INI3 0 0 1 1 1 1 1 INI16 0 1 0 0 1 0 0 1 0 INI1 0 1 0 0 1 1 1 1 1 INI1 1 1 1 1 1 1 1 <																		
N8 0 0 0 1 1 0 N7 0 0 1 1 1 1 N8 0 0 1 0 0 1 N8 0 0 1 0 0 1 N10 0 0 1 0 0 1 N11 0 0 1 1 0 0 N11 0 0 1 1 0 0 N11 0 0 1 1 1 1 N11 0 0 1 1 1 1 N116 0 1 0 0 1 0 N118 0 1 0 0 1 0				-														
INT 0 0 0 1 1 1 INS 0 0 1 0 0 0 0 N8 0 0 1 0 0 1 0 0 1 N10 0 0 1 0 0 1 0 0 1 0 N11 0 0 1 1 0 1 1 0 1 1 0 1 1 0 1 1 0 1 1 0 1 1 0 1 0 1 <th1< td=""><td></td><td></td><td></td><td>-</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td></th1<>				-														
N8 0 0 1 0 0 0 N9 0 0 1 0 0 1 N10 0 0 1 0 1 0 1 N11 0 0 1 0 1 1 0 1 N11 0 0 1 1 0 1 1 0 1 N113 0 0 1 1 1 1 1 1 1 N14 0 0 1 0 0 1 1 1 1 N18 0 1 0 0 1																		
nn nn n								-										
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 1 IN17 0 1 0 0 1 0 0 IN17 0 1 0 0 1 0 1 0 IN18 0 1 0 0 1 1 1 1 1 (Prohibition) IN1 1 1 1 1 1 1 1 1 1 IN1 1 1 1 1 1 1 1 1 1 IN1 Int 1 1 1 1 1 1 1 0 0 0 1 0 0 0 1 0	-q		200															
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 1 IN17 0 1 0 0 1 0 0 IN17 0 1 0 0 1 0 1 0 IN17 0 1 0 0 1 1 0 1 0 IN16 0 1 1 1 1 1 1 1 1 IN1 1 1 1 1 1 1 1 1 1 IN1 1 1 1 1 1 1 1 1 1 1 IN2 IN3 Instructure Input selector (Sub1) 0 0 0 1 0 0 1 1 1 1 1 0	Si.																	
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 1 IN17 0 1 0 0 1 0 0 IN17 0 1 0 0 1 0 1 0 IN18 0 1 0 0 1 1 1 1 1 (Prohibition) IN1 1 1 1 1 1 1 1 1 1 IN1 1 1 1 1 1 1 1 1 1 IN1 Int 1 1 1 1 1 1 1 0 0 0 1 0 0 0 1 0	ctor								8	I								
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 1 IN17 0 1 0 0 1 0 0 IN17 0 1 0 0 1 0 1 0 IN18 0 1 0 0 1 1 1 1 1 (Prohibition) IN1 1 1 1 1 1 1 1 1 1 IN1 1 1 1 1 1 1 1 1 1 IN1 Int 1 1 1 1 1 1 1 0 0 0 1 0 0 0 1 0	ele										(Sul	2)		3				
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 1 IN17 0 1 0 0 1 0 IN17 0 1 0 0 1 0 IN18 0 1 0 1 1 1 IN18 0 1 0 1 1 1 (Prohibition) IN1 1 1 1 1 1 1 1 IN2 .	ut S													3	3			
IN15 0 0 1 1 1 1 IN16 0 1 0 </td <td>Inpu</td> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> <td><u> </u></td> <td></td>	Inpu							<u> </u>										
IN16 0 1 0 0 0 0 IN17 0 1 0 0 1 0 1 0 IN18 0 1 0 0 1 0 0 1 0 kit · </td <td>1000</td> <td>-</td> <td></td>	1000	-																
IN17 0 1 0 0 0 1 IN18 0 1 0 0 1 0 MLTE .																		
IN18 0 1 0 0 1 0 0 1 0 0 1 0 0 0 0 1 1 0 1 1 1 1 1 1 1 1 1 1 1 0 0 1 1 0 0 1 1 0 1 1 1		the second se	~															
● 0 1 0 0 1 1 ・ ・ ・																		
株止 (Prohibition) ·		tid10																
(Prohibition) . <		禁止																
MUTE 0 0 0 0 0 0 1 IN1 0 0 0 0 0 0 1 IN2 0 0 0 0 0 0 1 0 0 0 1 0 0 0 1 0 0 1 0 0 0 1 1 0 0 0 0 1 1 0 0 0 0 1 1 0 0 0 0 1 1 0 0 0 0 1 1 1 1 1 0 0 0 1 1 1 1 0 0 0 1 1 0 0 1<				•														
IN1 II III III III III III III III IIII IIIII IIIIIII IIIIIIIIIIIIIIIIIIIIIIIIIIIIIIIIIIII			1	1	1	1	1	1					2011		3	21	1.25	
IN2 0 0 0 1 0 IN3 IN4 0 0 0 0 1 1 IN4 0 0 0 0 1 1 1 IN5 0 0 0 1 0 0 0 1 1 1 IN6 0 0 0 1 1 0 0 0 1 1 1 0 0 0 0 1 1 1 1 0 0 0 0 1 1 1 0 0 0 1 1 1 0 0 1		MUTE								0.	0	0	. 0	0	0	0	0	1
IN3 0 0 0 1 1 IN4 0 0 0 1 0 0 IN5 0 0 0 1 0 0 1 IN6 0 0 0 0 1 1 0 0 IN7 0 0 0 0 1 1 1 0 IN7 0 0 0 1 1 1 1 1 IN9 Input selector (Sub1) 0 0 1 0 0 1 1 0 IN12 IN12 0 0 1 1 0 1 1 0 0 1 1 0 1 1 1 0 0 1 1 1 0 0 0 1 1 1 1 1 0 0 1 1 1 1 1 1 1 0									0	0	0	0	0	1				
IN4 0 0 1 0 0 IN5 IN6 0 0 0 1 0 1 IN6 0 0 0 0 1 1 0 IN7 0 0 0 0 1 1 1 0 IN7 0 0 0 1 1 1 1 1 1 0 0 0 0 1 1 1 1 1 0 0 0 0 1 1 0 0 0 0 1 1 0 0 0 0 1 1 0 0 0 1 1 0 0 0 1 1 0 0 0 1 1 1 0 0 1 1 0 1 0 0 1 1 1 1 1 1 1 1 1 1									0	0	0	0	1	0				
IN5 0 0 1 0 1 IN6 0 0 1 0 1 0 1 IN7 0 0 0 1 1 0 0 0 1 1 0 0 0 0 1 1 1 0<									0	0	0	0	1	1				
IN6 IN7 IN7 IN8 IN9 Input selector (Sub1) IN12 Input selector (Sub1) IN12 0 0 1 0 IN13 Input selector (Sub1) 0 1 0 1 IN12 0 0 1 1 0 IN13 0 0 1 1 0 IN16 0 1 1 1 0 IN16 0 1 1 1 1 IN16 0 1 0 0 1 1 IN18 0 1 0 0 1 1 KL (Prohibition) 0 1 0 1 1																		
IN7 0 0 1 1 1 IN8 IN9 0 0 1 0 0 0 IN10 Input selector (Sub1) 0 0 1 0 0 1 0 IN11 Input selector (Sub1) 0 0 1 0 0 1 1 IN12 IN13 Input selector (Sub1) 0 0 1 1 0 0 1 1 IN13 IN14 0 0 1 1 1 0 0 1 1 1 0 0 1 1 1 1 1 1 1 1 0 0 0 1 1 1 1 1 1 1 0 0 1 <td< td=""><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td></td<>																		
IN8 IN9 IN10 Input selector (Sub1) 0 0 1 0 0 1 IN11 Input selector (Sub1) 0 0 1 0 1 0 IN12 IN12 0 0 1 0 1 1 IN13 IN14 0 0 1 1 0 0 IN15 IN16 0 1 1 1 1 1 IN18 0 1 0 0 1 1 1 M116 0 1 0 0 1 1 0 IN17 IN18 0 1 0 1 0 1 0 KL (Prohibition) (Prohibition) - - - - - -																		
IN9 IN10 Input selector (Sub1) 0 0 1 0 0 1 IN11 Input selector (Sub1) 0 0 1 0 1 0 IN12 IN12 0 0 1 1 0 0 IN13 IN14 0 0 1 1 1 0 IN15 IN16 0 1 1 1 1 1 IN17 IN18 0 1 0 0 1 1 KL (Prohibition) 0 1 0 0 1 1 1									-									
IN10 Input selector (Sub1) 0 1 0 1 0 IN11 (Sub1) 0 0 1 0 1 1 IN12 IN13 0 0 1 1 0 0 IN13 IN14 0 0 1 1 0 1 IN15 IN16 0 1 0 0 1 1 1 IN17 IN18 0 1 0 0 1 0 0 KL (Prohibition) 	b2)													-				
IN11 Input selector (Sub1) 0 0 1 0 1 1 IN12 IN12 0 0 1 1 0 0 IN13 IN14 0 0 1 1 0 1 IN14 0 0 1 1 1 0 1 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 1 IN17 0 1 0 0 1 0 IN18 0 1 0 0 1 1 K_L (Prohibition) 															7			
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 0 IN17 0 1 0 0 1 0 IN18 0 1 0 0 1 0 M18 0 1 0 0 1 1 禁止 (Prohibition) 	tor												<u> </u>					
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 0 IN17 0 1 0 0 1 0 IN18 0 1 0 0 1 0 M18 0 1 0 0 1 1 禁止 (Prohibition) 	elec				(Su	ıb1)				_								
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 0 IN17 0 1 0 0 1 0 IN18 0 1 0 0 1 0 M18 0 1 0 0 1 1 禁止 (Prohibition) 	rt S																	
IN14 0 0 1 1 1 0 IN15 0 0 1 1 1 1 IN16 0 1 0 0 0 0 IN17 0 1 0 0 1 0 IN18 0 1 0 0 1 0 M18 0 1 0 0 1 1 禁止 (Prohibition) 	Inpl								-				<u> </u>					
IN16 0 1 0 0 0 0 IN17 0 1 0 0 1 0 1 IN18 0 1 0 0 1 0 0 1 M18 0 1 0 0 1 0 0 1 0 禁止 (Prohibition) 													<u> </u>					
IN17 0 1 0 0 1 IN18 0 1 0 0 1 0 蘇止 (Prohibition) · · · · · · ·														-				
IN18 0 1 0 1 0 禁止 (Prohibition) 																		
0 1 0 0 1 1 禁止 (Prohibition) ·												-	<u> </u>					
禁止 (Prohibition) · <th·< th=""> · ·</th·<>		01111						5	17.61				-					
(Prohibition)		基正											-					
										- 55 								
									1	1	1	1	1	1				

Select Address No.1 設定表(Select Address No.1 Setting Table)



Fu	unct	ion & Setting	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
tor		MUTE	0	. O														
Mode Selector	FRch	MAIN	0	1	1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 -	ode octor												
de S	Ĩ	MULTI1	1	0	1	Wch												
β		MULTI2	1	1	0,0	mon	Mo	de										
2		MUTE			0	Ō		ctor						į,				
ecto	÷	禁止			0	1	SL, S	SRch		Mode								
Sel	SWch	(Prohibition)								Selecto	r							
Mode Selector	Ö	MULTI1			1	0				L, SBF								
	·	MULTI2			1	1	Denser Porcies										5 - I	
5		MUTE					0	- O.										
lecto	Ч,	禁止					0	1										
e Se	S.	(Prohibition)			1							A	DC AT	т				
Mode Selector	∞	MULTI1					1	0										
		MULTI2					1	1	2000		Rate							
		MUTE							0	0	0							
		禁止							0	0	1				0	0	1	0
þ	ء	(Prohibition)	M	ode														
elect	SBRch	MULTI1	21032523	ector					0	1	0							8
Mode Selector	SBL, S	MULTI2		FRch					0	1	1	-						
Mo	S	Sub1 Sub2				ode			1	0	0							
					1.000	ector Wch			1		1	{						
		禁止 (Prohibition)			0,3	WCh	Mo	ode	1	1	0	{						
	_	MUTE					Sele	ctor				0	Ō	÷ 0				
		OdB					SL, S	SRch				0	0	截許法 1				
	3	-6dB										0	1	0				
E		-6.5dB								Mode		0	1	1				
TA I	č,	-7.5dB							5	Selecto	or	1	0	0				
ADC AT	ž	-9dB								L, SBF		1	0	1				
	2	-12dB										1	1	0				
1		禁止										<u> </u>	L.	Ť				
		(Prohibition)										1	1	1				

Select Address No.2 設定表 (Select Address No.2 Setting Table)



Net O O O FL 0 0 1 SW 0 1 0 SW 0 1 0 SR 1 0 0 SBR 1 1 0 0 SBR 1 1 0 0 SBR 1 <	Funct	tion & Setting	D15	D14		D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
SBL 1		ER. S	O.s.	0-,	• (0										<u> </u>			
SBL 1	lect	FL	0	0	1													
SBL 1	Se	SW	0	1	0													
SBL 1	nne	С	0	1	1													
SBL 1	cha	SR	1	0	0				V	olume								
SBL 1	e u	SL	1	0	1													
SBL 1		SBR	1	1	0													
1 1		SPOLATE MERIAN AND AND AND ADDRESS OF ADDRESS OF	1	1	1						10.01							
Ř止 (Prohibition) Volume +24.0dB +23.5dB +23.5dB +23.5dB +23.5dB +23.0dB +23.0dB +0.5dB +0.5dB -0.5dB		MUTE					1			1	1.		1.	S.C.				
(Prohibition) (Prohibition) *24.0dB *23.5dB *10dB *0.5dB *1.0dB *0.5dB *1.0dB *0.5dB *31.5dB -31.5dB -31.5dB -31.5dB -31.5dB -33.5dB -63.0dB -79.0dB -78.0dB -79.0dB -79.0dB -79.0dB -79.0dB <td></td> <td>禁止</td> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> <td>Concerning and</td> <td>3 - ⁶ - 3</td> <td>1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.</td> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td>		禁止							Concerning and	3 - ⁶ - 3	1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.1.							
$ \begin{array}{ c c c c c c c c c c c c c c c c c c c$:			1	:	:		:				
#23.5dB +23.5dB +23.5dB +23.0dB : : : : : : *10dB +0.5dB *0.5dB *0.5dB : </td <td></td> <td>(Frombluon)</td> <td></td> <td></td> <td></td> <td></td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td></td> <td></td> <td></td> <td></td>		(Frombluon)					0	0	1	1	0	0	0	1				
+23.0dB · </td <td></td> <td>+24.0dB</td> <td></td> <td></td> <td></td> <td></td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td></td> <td></td> <td></td> <td></td>		+24.0dB					0	0	1	1	0	0	0	0				
Image: second		+23.5dB				1	0	0	1	0	1	1	1	1				
+1.0dB +1.0dB +0.5dB -0.5dB 0dB 0 <td></td> <td>+23.0dB</td> <td></td>		+23.0dB																
$ \begin{array}{ c c c c c c c c c c c c c c c c c c c$:	:	:	÷	÷	:	:					
桃止 ()0dB 0		+1.0dB					0	0	0	0	0	0	1	0				
0dB 0dB 0 </td <td></td> <td>+0.5dB</td> <td></td> <td></td> <td></td> <td></td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td></td> <td></td> <td></td> <td></td>		+0.5dB					0	0	0	0	0	0	0	1				
0.05dB 0 0 0 0 0 0 1 1 -0.5dB <td></td> <td>禁止</td> <td></td> <td></td> <td></td> <td></td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td></td> <td></td> <td></td> <td></td>		禁止					0	0	0	0	0	0	0	0				
$ \begin{array}{c c c c c c c c c c c c c c c c c c c $		0dB					0	0	0	0	0	0	0	0				
-31.0dB Volume -31.5dB Channel -32.0dB Channel Select 0 0 1 1 1 1 1 -63.0dB -63.5dB -63.5dB 0 1 1 1 1 1 0 -64.0dB -63.5dB -63.5dB -63.5dB 0 1 1 1 1 1 1 1 0 1 1 1 0 1 1 1 0 1		-0.5dB							0	0					0	0	1	1
O 0 1 1 1 1 1 -31.5dB Channel Select 0 1 0 0 0 0 0 0 -32.0dB Select -63.0dB Select 1 0 1 0 0 0 0 0 0 -63.0dB -63.5dB -64.0dB -64.0dB 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 0 1							:				1	:	:	:				
G C <thc< th=""> <thc< th=""> <thc< th=""></thc<></thc<></thc<>	1	-31.0dB					0		1	1		1	1	0				
: .	me	-31.5dB					0	0	1	1	1	1	1	1				
: .	Volu	-32.0dB						13					1000	. <u>S</u> .				
$-63.5dB$ $-64.0dB$ $-64.0dB$ \vdots $-64.0dB$ \vdots $-79.0dB$ $-79.0dB$ $-79.5dB$ $-79.5dB$ $-79.5dB$ $-79.0dB$ $-94.0dB$ \vdots $-94.0dB$ $-94.5dB$ $-95.0dB$ $\frac{1}{0}$ $\frac{1}{0}$ 1 0 $\frac{1}{0}$ 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 1 1 1 1 1 1	-	:		Select	8		1	:	:	:	:	:	:	:				
$-64.0dB$ 1 0 0 0 0 0 0 \vdots \vdots \vdots \vdots \vdots \vdots \vdots \vdots \vdots $-79.0dB$ $-79.5dB$ 1 0 0 1 1 1 0 $-79.5dB$ 1 0 0 1 1 1 1 0 $-79.5dB$ 1 0 0 1 1 1 1 1 $-80.0dB$ \vdots		-63.0dB					0	1	1	1	1	1	1	0				
····································		-63.5dB					0	1	1	1	1	1	1	1				
$-79.0dB$ $-79.5dB$ $-79.5dB$ $-80.0dB$ \vdots $-80.0dB$ \vdots $-94.0dB$ $-94.5dB$ $-95.0dB$ 1 0 0 1 1 0 1 1		-64.0dB					1	0	0	0	0	0	0	0				
$-79.5dB$ $-79.5dB$ $-80.0dB$ \vdots $-94.0dB$ $-94.5dB$ $-95.0dB$ $\frac{1}{2}$ 0 1 0 1 0 1 0 1 0 1 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 <		:				0	:	:		:	:	:	:	:				
$-79.5dB$ $-80.0dB$ \vdots $-94.0dB$ $-94.5dB$ $-95.0dB$ $\frac{1}{2}$		-79.0dB					1	0	0	1	1	1	1	0				
\vdots							1	0	0	1	1	1	1	1				
\vdots							1	0	1	0	0	0	0	0	1		3	
$-94.0dB$ 1 0 1 1 1 0 0 $-94.5dB$ 1 0 1 1 1 1 0 1 $-94.5dB$ 1 0 1 1 1 1 0 1 $-95.0dB$ 1 0 1 1 1 1 1 0 $\frac{K}{L}$ \vdots						l.	:	:	:	:	:	:	:	- 13	1			
$-94.5dB$ 1 0 1 1 1 0 1 $-95.0dB$ 1 0 1 1 1 1 0 1 $\frac{4}{5}$ L 1 0 1 1 1 1 1 0 $\frac{1}{5}$ $\frac{1}{5}$ $\frac{1}{5}$ $\frac{1}{5}$ $\frac{1}{5}$ $\frac{1}{5}$ $\frac{1}{5}$ $\frac{1}{5}$		-94.0dB											_		1			
-95.0dB 1 0 1 1 1 1 0 禁止 (Prohibition) : <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> <td>1</td> <td>0</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>1</td> <td></td> <td></td> <td></td>							1	0	1	1	1	1	0	1	1			
禁止 1 0 1							1	0		1		1	1	0				
(Prohibition)															1			
(Prohibition)							:	:	:	1	:	:	:	:	1			
		(Prohibition)						-										

Select Address No.3 設定表(Select Address No.3 Setting Table) Function & Setting 1015 014 013 012 011 010 09 08 07 06 05 04 03 02 01 00



Func	tion & Setting	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
TONE	PASS TONE ON	0									Bass						
	禁止									1	1	1	1				
	(Prohibition)									:	:	:		1			
										1	0	1	1				
	+10dB									1	0	1	0				
	+9dB									1	0	0	1				
	+8dB									1	0	0	0				
	+7dB						3		1	0	1	1	1				
	+6dB		. 1						1	0	1	1	0				
	+5dB									0	1	0	1				
	+4dB									0	1	0	0				
	+3dB									0	0	1	1				
	+2dB									0	0	1	0				
	+1dB									0	0	0	1		6		
s	禁止	TONE	0	1	0	0	0	0		0	0	0	0	1	0	0	0
Bass	(Prohibition) 0dB	PASS								0	. 0	Ô.	0				
	-1dB	1. A								0	0	0	1				
	-2dB									0	0	1	0				
	-3dB									0	0	1	1				
	-4dB									0	1	0	0				
	-5dB									0	1	0	1				
	-6dB									0	1	1	0				
	-7dB								0	0	1	1	1				
	-8dB								3	1	0	0	0				
	-9dB								3	1	0	0	1				
	-10dB								8	1	0	1	0				
									3	1	0	1	1				
	禁止										:	:	:				
	(Prohibition)									1	1	1	1				

Select Address No.4 設定表(Select Address No.4 Setting Table)



N 1 Phase SB/ SB/ I i 0:10° 1	Fur	ction & Setting	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
$ \begin{array}{c c} L & \tilde{c} \\ \hline 0 & 180^{\circ} \\ \hline \\ $	SWch		0 1	1														
防止 (Prohibition) 第出 (Prohibition) 1	Front			and the second s								Treble						,
$ \begin{array}{ c c c c c c c c c c c c c c c c c c c$	SB/	2																
+8dB +7dB +7dB +6dB +5dB +5dB +4dB +3dB +2dB SWch +1dB Mixing +1dB Mixing +1dB Mixing -1dB -1dB -1dB -2dB -3dB -3dB -3dB -3dB -3dB -3dB -3dB -3dB -3dB -10dB -7dB -10dB -10dB -100 -10dB -100 -10dB -100 -10dB -100 -10dB -100 -10dB -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100 -100		(Prohibition) +10dB									: 1 1	: 0 0	1	: 1 0				
+7dB +6dB +5dB +4dB +3dB +2dB *2dB **2dB (Prohibition) •*1dB Mixing +1dB Mixing +1dB Mixing +1dB Mixing Pront Phase SB/ Front SB/ </td <td></td> <td>Į</td> <td></td>																	Į	
$ \begin{array}{ c c c c c c c c c c c c c c c c c c c$		+7dB									<u> </u>			1		1		
+4dB +3dB +2dB *2dB Mixing +1dB Mixing *AdB *2dB Mixing *Front Phase SB/ Front *B -1dB -2dB -3dB -4dB -5dB -5dB -6dB -77dB -9dB -10dB ****		+6dB								1	0	1	1	0				
+3dB ************************************		+5dB									0	1	0	1				
+2dB SWeh +1dB Mixing Front Phase 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 -1dB -1dB -2dB Front -3dB -3dB -4dB -5dB -5dB -6dB -5dB -6dB -7dB -8dB -9dB -9dB -9dB -10dB **** -100		+4dB									0	1	0	0				
+1dB Mixing Front 第止 (Prohibition) 0dB -1dB -1dB -2dB -3dB -3dB -3dB -3dB -5dB -6dB -7dB -7dB -9dB -10dB -10dB -7dB -7dB -7dB -10dB -10dB		+3dB				0	0	0	0		0	0	1	1	1	0	0	1
禁止 (Prohibition) Phase (Prohibition) SB/ Front 0 0 0 0 $-1dB$ $-1dB$ $-1dB$ $-1dB$ $-1dB$ 0 0 0 0 $-2dB$ $-3dB$ $-3dB$ $-3dB$ 0 0 0 1 0 $-3dB$ $-3dB$ $-3dB$ 0 0 1 0 $-3dB$ $-3dB$ $-3dB$ 0 0 1 0 $-3dB$ $-3dB$ 0 0 1 0 1 0 $-3dB$ $-3dB$ $-3dB$ 0 1 0 1 0 $-7dB$ $-6dB$ 0 1 1 0 1 1 $-9dB$ $-10dB$ 1 0 1 0 1 0 1 $-10dB$ 1 0 1 0 1 0 1		+2dB					8				0	0	1	0			1	
禁止 (Prohibition) Phase (Prohibition) SB/ Front 0 0 0 0 $-1dB$ $-1dB$ $-1dB$ $-1dB$ $-1dB$ 0 0 0 0 $-2dB$ $-3dB$ $-3dB$ $-3dB$ 0 0 0 1 0 $-3dB$ $-3dB$ $-3dB$ 0 0 1 0 $-3dB$ $-3dB$ $-3dB$ 0 0 1 0 $-3dB$ $-3dB$ 0 0 1 0 1 0 $-3dB$ $-3dB$ $-3dB$ 0 1 0 1 0 $-7dB$ $-6dB$ 0 1 1 0 1 1 $-9dB$ $-10dB$ 1 0 1 0 1 0 1 $-10dB$ 1 0 1 0 1 0 1		+1dB	Mixing	Front							0	0	0	1				
-1dB -2dB -3dB -3dB -4dB -5dB -6dB -7dB -8dB -10dB ****		禁止		Phase							_		0	•				
-1dB -2dB -3dB -3dB -4dB -5dB -6dB -7dB -8dB -10dB ****	rebl																	
$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$					Fronc							A CONTRACTOR OF THE PARTY OF	0	0				
-3dB -4dB 4dB 5dB 5dB 6dB 7dB 7dB 7dB 7dB 7dB 10dB 10dB																		
-4dB -5dB -6dB -6dB -7dB -7dB -9dB -10dB ** th																		
-5dB -6dB -7dB -7dB -8dB -9dB -10dB ** th																		
-6dB -7dB -7dB -8dB -9dB -10dB ** th											1.1.1.1							
-7dB -8dB -9dB -10dB ** th												-						
-8dB 1 0 0 1 -9dB 1 0 1 1 -10dB 1 0 1 0 ** th 1 0 1 1										0					6			
-9dB 1 0 1 -10dB 1 0 1 0 ** IL 1 0 1 1												-						
-10dB tt lb													-					
											-							
		Tous		1									-					
											:	:	:	:				
(Prohibition)		(Prohibition)																

Select Address No.5 設定表 (Select Address No.5 Setting Table)

: Initial condition

15/24



Select Address No.7 設定表 (Select Address No.7 Setting Table)

Functi	on & Setting	D15		D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
·B g-time	11msec 5msec		0	Q > 1			→A	Bas									
A→E vitching	7msec	0	1	0	0	switchi	ng-time	clo	232	0	0	0	0	1	0	1	1
SW	15msec		1	1								6					

Select Address No.7 設定表 (Select Address No.7 Setting Table)

Funct	tion & Setting	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	DO
ime	límsec					• • •	0										
₹ T	5msec	0	A-	→В	0	0	1	Ba	se			•					
B→A /itching	7msec		switchi	ng-time		1	0	clo	ck	0	0	0	0	1	0	1	1
SW	15msec					1	1			15							5

ボリウムの切換には1回あたり下図の時間を必要とします。(例:11msec 設定時、22msec)

Volume changing needs the time that is following figure. (Ex. It selected 11msec, 22msec need.)

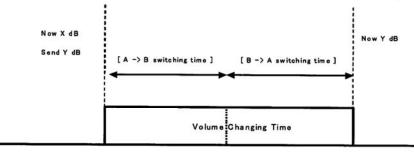


Fig.3 [$A \rightarrow B$ switching-time] [$B \rightarrow A$ switching-time][$C \supset V \subset$

(About $[A \rightarrow B \text{ switching-time}] [B \rightarrow A \text{ switching-time}]$)

Select Address No.7 設定表 (Select Address No.7 Setting Table)

Function & Sett	ing	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
×1 ×1 ×1 ×1 ×1 ×1 ×1 ×1 ×1 ×1	;	0	A	→B ing-time	0	B- switchir	→A ng-time	0 1 0 1	0 0 1	0	0	0	0	1	0	1	1

: Initial condition

※1). Base clock は内部発振機の周波数を変えられます。例えば、Base clock の×1/2 を選択すると、 [A->B switching time]と [B->A switching time]は2倍になります。(例:11msec -> 22msec)

%1). Base clock is able to change Internal Oscillator Frequency. For example, when Base clock select \times 1/2, A->B and B->A switching time is to be two times. (ex. 11msec->22msec)



〇端子等価回路および説明(Terminal Equivalent Circuit and Description)

端子番号 Terminal No.	端子名 Terminal Name	端子電圧(V) Terminal Voltage (V)	等価回路 Equivalent Circuit	端子説明 Terminal Description
1 2 3 4 5 6 7 8	OUTSBL OUTSBR OUTC OUTSW OUTSL OUTSR OUTFL OURFR	0		アナログマルチ音声信号出力用端子で す。 Output terminal s for analog multi sound signal.
9 13	VEE VCC	-7 +7		正電源端子、負電源端子です。 Positive power supply terminal and
10 11	CL DA	_		クロック、データ入力端子です。 Input terminals for a clock and data.
12	DGND	0		デジタルグランド端子です。 Digital ground terminal.
14 15 18 19	TRE1 BNF1 BNF2 TRE2	0		イコライザの周波数特性と ゲイン設定用端子です。 Terminal for setting equalizer frequency and gain.
16 17	BOUT1 BOUT2	0		イコライザの周波数特性と ゲイン設定用端子です。 Terminal for setting equalizer frequency and gain.



端子番号 Terminal No.	端子名 Terminal	端子電圧(V) Terminal	等価回路	端子説明
i erminal No.	Name	Voltage (V)	Equivalent Circuit	Terminal Description
20 21 30 33 36 61 70 79 80	AGND	0		アナロググランド端子です。 Analog ground terminals.
22 23 24 25 26 27 28 29	SBLIN1 SBRIN1 CIN1 SWIN1 SLIN1 SRIN1 FLIN1 FRIN1	0		アナログマルチ 1 音声信号入力用 端子です。 入力インピーダンスは、47k Ω(Typ.)です。 Input terminals for an analog multi1 sound signal. Input impedance is 47k Ω(Typ.).
31 32 34 35	ADCL ADCR SUB1R SUB1L	0		ADC 用、サブ用のステレオ音声出力 端子です。 Stereo sound signal output terminals for ADC, SUB.
37 38 39 40 41 42 43 44 45 46 47 48 49 50 51 52 53 54 55 56 57 58 59 60	INR1 INL1 INR2 INL2 INR3 INL3 INL3 INL4 INR5 INL5 INL5 INL6 INL5 INL6 INL7 INL7 INL7 INL8 INL9 INL9 INL9 INL9 INL10 INL10 INL11 INL11 INL12 INL12	0		ステレオ音声信号入力用端子です。 入力インピーダンスは、47kΩ(Typ.)です。 Input terminals for stereo sound signal. Input impedance is 47kΩ(Typ.).

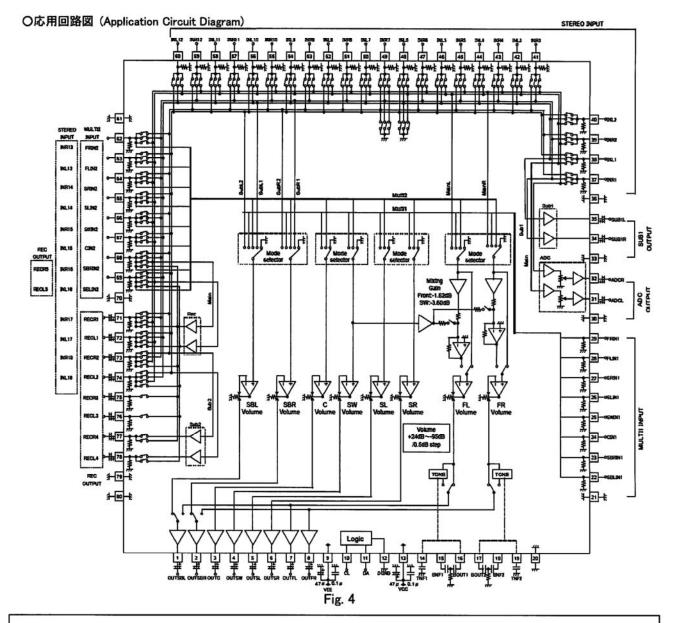


端子番号	端子名	端子電圧(V)	等価回路	端子説明
Terminal No.	Terminal	Terminal	Equivalent Circuit	Terminal Description
	Name	Voltage (V)		
62 63 64 65 66 67	FRIN2 (INR13) FLIN2 (INL13) SRIN2 (INR14) SLIN2 (INL14) SWIN2 (INR15) CIN2 (INL15)	0		アナログマルチ 2 音声信号入力、 ステレオ音声信号入力用端子です。 入力インピーダンスは、47KΩ(Typ.)です。 Input terminal for an analog multi2 sound signal and a stereo sound signal. Input impedance is 47kΩ(Typ.).
68 69	SBRIN2 (INR16) (RECR5) SBLIN2 (INL16) (RECL5)	0		アナログマルチ 2 音声信号入力、 ステレオ音声信号入力、 REC 用ステレオ音声信号出力端子です。 REC OFF 時の入力インピーダンスは 47kΩ(Typ.)です。 Input terminal for an analog multi2 sound signal and a stereo sound signal. And output terminal for recording stereo sound signal. Input impedance is 47kΩ(Typ.) when setting REC OFF.
71 72 73 74	RECR1 (INR17) RECL1 (INL17) RECR2 (INR18) RECL2 (INL18)	0	Vec Vec Vec Vec Vec	ステレオ音声信号入力、 REC 用ステレオ音声信号出力端子です。 REC OFF 時の入力インピーダンスは 47kΩ(Typ.)です。 Input terminal for a stereo sound signal. And output terminal for recording stereo sound signal. Input impedance is 47kΩ(Typ.) when setting REC OFF.



端子番号 Terminal No.	端子名 Terminal Name	端子電圧(V) Terminal Voltage (V)	等価回路 Equivalent Circuit	端子説明 Terminal Description
75 76	RECR3 RECL3	0		REC 用ステレオ音声信号出力端子です。 REC OFF 時の出力インピーダンスは 47kΩ(Typ.)です。 Output terminals for recording stereo sound signal. Output impedance is 47kΩ(Typ.) when setting REC OFF.
77 78	RECR4 (SUB2R) RECL4 (SUB2L)	0		REC 用、サブ用ステレオ音声信号出力 端子です。 REC OFF 時の出力インピーダンスは 47k Ω(Typ.)です。 Output terminals for recording stereo sound signal, SUB. Output impedance is 47k Ω(Typ.) when setting REC OFF





配線上の注意

① GND は太く基準GNDから取って下さい。

②CL、DAの配線パターンはアナログ部の配線パターンから離して、クロストークしないようにして下さい。

③CL、DAの配線パターンは、なるべく平行に引かないで下さい。隣接する時はシールドするようにして下さい。

④入力セレクタの入力端子の配線パターンはクロストークに注意して下さい。 配線間をシールドすることを推奨致します。

⑤電源のデカップリングコンデンサは、VCC,GND,VEEに対して、出来るだけ最短距離で接続してください。

Notes on wiring

(1) GND shall be wired from reference point and thicken.

2 Wiring pattern of CL and DA shall be away from that of analog unit and cross-talk shall not be acceptable.

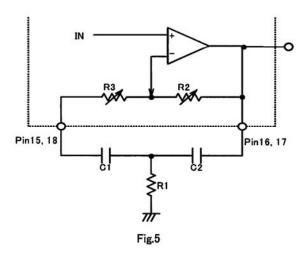
③ Lines of CL and DA of shall not be parallel if possible. The lines shall be shielded, if they are adjacent to each other.

Please pay attention the wiring pattern of the input terminal of the input selector to the cross talk. Recommend that wiring period is shielded.

(5) Please connect the decoupling capacitor of a power supply in the shortest distance as much as possible to VCC and GND, VEE.



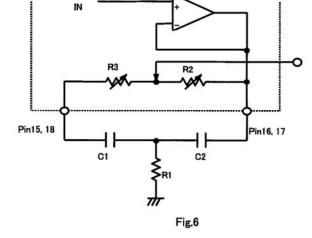
Oパス・フィルタの定数設定(Constant set-up of bass filter) <u>Bass Boost</u> <u>Bass Cut</u>



R2、R3 の標準値(参考) (Standard value of R2 and R3 (reference)) (R1=6.8KΩ, C1=C2)

ブースト量 カット量	抵抗(kΩ)	
	R2	R3
0dB	0	37.3
±1dB	5.5	31.7
±2dB	10.5	26.8
±3dB	14.9	22.4
±4dB	18.8	18.5
±5dB	22.3	15.0
±6dB	25.4	11.9
±7dB	28.1	9.1
±8dB	30.6	6.6
±9dB	32.8	4.4
±10dB	34.8	2.5

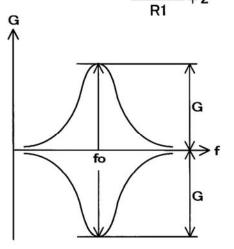
※ 実際のブースト・カット量は若干ずれることがあります。 Actual boost and cut amount is differ somewhat.



$$f0 = \frac{1}{2 \pi \sqrt{R1(R2 + R3)C1C2}} (Hz)$$
$$Q \cong \frac{1}{C1 + C2} \sqrt{\frac{C1C2R2}{R1}}$$

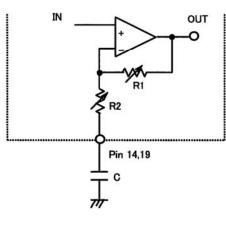
Boost Gain =
$$20\log \frac{\frac{R2+R3}{R1}+2}{\frac{R3}{R1}+2}$$
 (dB)

Cut Gain = 20log
$$\frac{\frac{R3}{R1} + 2}{\frac{R2 + R3}{R2 + R3} + 2}$$
 (dB)





Oトレブル・フィルタの定数設定(Constant set-up of treble filter) Treble Boost





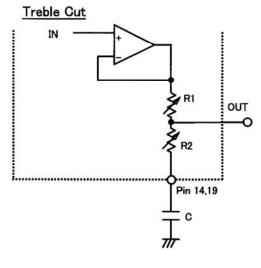


Fig.8

R1、R2 の標準値	(参考)
------------	------

(Standard value of R1, R2 (reference))

ブースト量 カット量	抵抗(kΩ)	
	R1	R2
0dB	0	41.5
±1dB	5.6	36.9
±2dB	8.7	32.8
±3dB	12.3	29.2
±4dB	15.6	25.9
±5dB	18.5	23.0
±6dB	21.1	20.4
±7dB	23.5	18.0
±8dB	25.6	15.9
±9dB	27.5	14.0
±10dB	29.2	12.3

※実際のブースト・カット量は若干ずれることがあります。

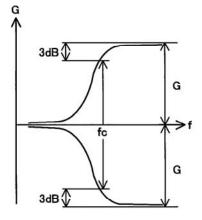
Actual boost and cut amount is differ somewhat.

$$fc = \frac{1}{2\pi R2C} [Hz]$$

 $BOOST \text{ GAIN} = 20 \log \frac{R1 + R2 + ZC}{R2 + ZC} [dB]$

 $CUT \text{ GAIN} = 20 \log \frac{R2 + ZC}{R1 + R2 + ZC} [dB]$

$$Zc = \frac{1}{j \omega C} (\Omega)$$





O使用上の注意 (Note on use)

(1)絶対最大定格について (Absolute maximum ratings)

印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は、LSI が破壊することがあります。絶対最大定格を超 える電圧及び温度を印加しないでください。絶対最大定格を超えるような事が考えられる場合には、ヒューズなどの物理 的な安全対策を実施して頂き、LSI に絶対最大定格を超える条件が印加されないようご検討ください。

If applied voltage, operating temperature range, or other absolute maximum ratings are exceeded, the LSI may be damaged. Do not apply voltages or temperatures that exceed the absolute maximum ratings. If you think of a case in which absolute maximum ratings are exceeded, enforce fuses or other physical safety measures and investigate how not to apply the conditions under which absolute maximum ratings are exceeded to the LSI.

(2)Vee 電位について (Vee potential)

Vee 端子の電圧はいかなる動作状態においても、最低電圧になるようにしてください。過渡現象を含めて、各端子電圧 が Vee 端子よりも低い電圧になっていないことを実際にご確認下さい。

Make the Vee pin voltage such that it is the lowest voltage even when operating below it. Actually confirm that the voltage of each pin does not become a lower voltage than the Vee pin, including transient phenomena.

(3)熱設計について (Thermal design)

実使用状態での許容損失を考慮して、十分なマージンを持った熱設計を行ってください。

Perform thermal design in which there are adequate margins by taking into account the allowable power dissipation in actual states of use.

(4)端子間ショートと誤実装について (Shorts between pins and misinstallation)

LSI を基板に実装する時には、LSI の方向や位置ずれに十分注意してください。誤って実装し通電した場合、LSI を破壊 することがあります。また、LSI の端子間や端子と電源間、端子と GND 間に異物が入るなどしてショートした場合につい ても破壊することがあります。

When mounting the LSI on a board, pay adequate attention to orientation and placement discrepancies of the LSI. If it is misinstalled and the power is turned on, the LSI may be damaged. It also may be damaged if it is shorted by a foreign substance coming between pins of the LSI or between a pin and a power supply or a pin and a GND.

(5) 強電磁界内での動作について(Operation in strong magnetic fields)

強電磁界内での使用は、誤動作をする可能性がありますので十分ご評価ください。

Adequately evaluate use in a strong magnetic field, since there is a possibility of malfunction.

(6)動作電圧範囲及び動作温度範囲について(About Operating Voltage Range and Operating Temperature Range) 回路機能動作に対しては、動作電圧範囲及び動作温度範囲内で保証しています。ただし、電気的特性の規格値はその 電気的特性の規定条件での保証となります。したがいまして、ICの特性変動を十分考慮のうえ、セット設計をしてください。

The circuit functional operations are guaranteed within the Operating Voltage Range and Operating Temperature Range. The standard values of electrical characteristics, however, are guaranteed under the specific conditions. Accordingly, careful consideration of the IC characteristic variations is required to design a set of circuit.

(7)電源 ON/OFF 時について (About power ON/OFF)

①電源 ON/OFF 時はショック音が発生しますので、セット上にて MUTE をかけてください。

At power ON/OFF, a shock sound will be generated and, therefore, use MUTE on the set.

②電源の立ち上げ時は、VEE と VCC を同時に立ち上げるか、VEE 側を早く立ち上げてください。

VCC 側を先に立ち上げますと VCC-VEE 間に過大な電流が流れます。

When turning on power supplies, VEE and VCC should be powered on simultaneously or VEE first; then followed by VCC. If the VCC side is started up first, an excessive current may pass VCC through VEE.

(8)シリアルコントロールについて (About serial control)

CL 端子、DA 端子はアナログ信号系のラインへ干渉しないように配線及びパターン配線してください。

For the CL and DA terminals, the patterned and other wirings should be routed not to cause interference with the analog-signal-related lines.

(9)ファンクション切り替えについて (About function switching)

入力セレクタ、モードセレクタ、入力ゲイン等を切り替える時はボリウムにて MUTE をかけてください。

When switching Input Selector, Mode selector or Input Gain, use MUTE on Volume.

	g or reproduction of this document, in part or in whole, is permitted without the ROHM Co.,Ltd.
The conter	nt specified herein is subject to change for improvement without notice.
"Products	nt specified herein is for the purpose of introducing ROHM's products (hereinafte '). If you wish to use any such Product, please be sure to refer to the specifications be obtained from ROHM upon request.
illustrate th	of application circuits, circuit constants and any other information contained herein the standard usage and operations of the Products. The peripheral conditions mus to account when designing circuits for mass production.
However,	was taken in ensuring the accuracy of the information specified in this document should you incur any damage arising from any inaccuracy or misprint of such n, ROHM shall bear no responsibility for such damage.
examples implicitly, a other parti	cal information specified herein is intended only to show the typical functions of and of application circuits for the Products. ROHM does not grant you, explicitly o any license to use or exercise intellectual property or other rights held by ROHM and es. ROHM shall bear no responsibility whatsoever for any dispute arising from the h technical information.
equipment	cts specified in this document are intended to be used with general-use electroni- c or devices (such as audio visual equipment, office-automation equipment, commu evices, electronic appliances and amusement devices).
The Produ	cts specified in this document are not designed to be radiation tolerant.
	HM always makes efforts to enhance the quality and reliability of its Products, a ay fail or malfunction for a variety of reasons.
against the failure of a shall bear	sure to implement in your equipment using the Products safety measures to guard e possibility of physical injury, fire or any other damage caused in the event of the ny Product, such as derating, redundancy, fire control and fail-safe designs. ROHM no responsibility whatsoever for your use of any Product outside of the prescribed ot in accordance with the instruction manual.
system wh may result instrument controller of the Pro	icts are not designed or manufactured to be used with any equipment, device of hich requires an extremely high level of reliability the failure or malfunction of which in a direct threat to human life or create a risk of human injury (such as a medica c, transportation equipment, aerospace machinery, nuclear-reactor controller, fuel- or other safety device). ROHM shall bear no responsibility in any way for use of an ducts for the above special purposes. If a Product is intended to be used for an ial purpose, please contact a ROHM sales representative before purchasing.
be control	nd to export or ship overseas any Product or technology specified herein that ma led under the Foreign Exchange and the Foreign Trade Law, you will be required to cense or permit under the Law.



Thank you for your accessing to ROHM product informations. More detail product informations and catalogs are available, please contact us.

ROHM Customer Support System

http://www.rohm.com/contact/